

Original document**PHOTOELECTRIC CONVERTER AND IMAGE READING
SYSTEM USING THE CONVERTER**

Patent number: JP2000324406

Publication date: 2000-11-24

Inventor: KOZUKA HIRAKI

Applicant: CANON KK

Classification:



- international: **H01L27/00; H01L27/146; H04N1/17; H04N5/335;
H01L31/10; H01L27/00; H01L27/146; H04N1/17;
H04N5/335; H01L31/10; (IPC1-7): H01L31/10;
H04N5/335; H01L27/146; H04N1/17**

- european:

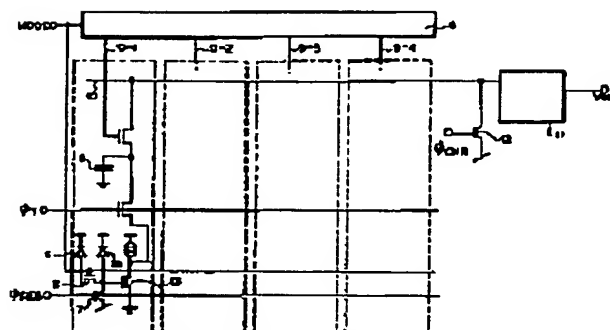
Application number: JP19990127177 19990507

Priority number(s): JP19990127177 19990507

Also published as:

 US6531690 (B2) US2003020000 (A1)View INPADOC patent familyReport a data error hereAbstract of **JP2000324406**

PROBLEM TO BE SOLVED: To freely set the resolution and also to increase the reading speed in a low resolution mode by selecting a signal to be read out for switching the resolution among plural photodetectors which are arrayed in both main and sub scanning directions. **SOLUTION:** An NMOS switch 2 is turned off in a high resolution mode and accordingly only a photodetector (m) of high resolution outputs the optical signals. A shift register 8 which outputs successively the optical signals to a common output line 10 scans successively the pixels and attains resolution 600 dpi in both main and sub scanning directions. Then the switch 2 is turned on in a low resolution mode and accordingly the photodetector (m) and a photodetector (s) of low resolution output the optical signals. The register 8 scans the pixels every two pieces and attains resolution 300 dpi in both main and sub scanning directions.



Data supplied from the *esp@cenet* database - Worldwide

Description of corresponding document: **US2003020000**

BACKGROUND OF THE INVENTION

[0001] 1. Field of the Invention

[0002] The present invention relates to a photoelectric conversion apparatus and an image reading system and, more particularly, to one-dimensional and two-dimensional photoelectric conversion apparatuses each for reading an image, for example, of video cameras, digital cameras, facsimile machines, image scanners, digital copiers, X-ray image pickup apparatus, or the like, one-dimensional photoelectric conversion apparatus having a resolution switch function of switching between resolutions in the main scanning direction, and an image reading system having a resolution control means.

[0003] 2. Related Background Art

[0004] In these years, equal-magnification contact type image sensors equipped with multiple semiconductor photosensor chips have actively been developed as one-dimensional image reading apparatus in the field of information processing systems.

[0005] For example, Japanese Patent Application Laid-Open No. 5-227362 suggests the contact type image sensor provided with a novel control terminal for control of resolution and permitting a user to switch between resolutions according to use conditions.

[0006] FIG. 1 shows a circuit diagram of an integrated circuit for the contact type image sensor suggested in the above application. In the prior art, the resolution switching between a high resolution mode and a low resolution mode is implemented by providing an image sensor chip with a control terminal 125 and allowing the user to enter a signal of a high level or a low level into the terminal.

[0007] The prior art, however, had the problem of incapability of achieving sufficient sensitivity and

reading speed in the low resolution mode, because light-receiving elements (photodetectors) were arrayed at the pitch of the maximum resolution in the main scanning direction and in the sub-scanning direction. [0008] For example, let us consider an example in which the photodetectors are arranged in the optical resolution of 600 dpi and in which the resolutions are 600 dpi in the high resolution mode and 300 dpi in the low resolution mode. In the prior art the resolutions are controlled by thinning-out a pixel only in the main scanning direction. Since the photodetectors are arranged in the resolution of 600 dpi in the sub-scanning direction, where scanning is conducted in the resolution of 300 dpi in the sub-scanning direction, the photoreceptive region used is only half of the effective photoreceptive region, thus leaving a useless area in the photoreceptive region. Therefore, the apparatus is unable to exhibit sufficient performance in the low resolution mode.

[0009] Specifically, supposing a certain 600 dpi-spec photoelectric conversion apparatus should require the storage time of 8 msec per line, a 300 dpi-spec photoelectric conversion apparatus having like charge detection sensitivity would have the photoreceptive area of four times that of the 600 dpi-spec apparatus (two times in the main scanning direction x two times in the sub-scanning direction). Thus the storage time per line of the 300 dpi-spec apparatus could be a quarter of that of the 600 dpi-spec apparatus; that is, the storage time per line of the 300 dpi-spec apparatus could be 2 msec.

[0010] In the case of the resolution switching by the prior art, however, because the photoreceptive area in the resolution of 300 dpi is double that in the resolution of 600 dpi even under the assumption that photocarriers in adjacent pixels can be added up, the storage time is half of that in the resolution of 600 dpi, i.e., 4 msec.

[0011] Further, since the above storage time per line is one of factors governing the read time in the photoelectric conversion apparatus constructed to perform signal reading operation during the storage period of light signal, for example, as suggested in Japanese Patent Application Laid-Open No. 9-205588, there arises a problem that the reading speed in the low resolution mode cannot be increased fully, in the photoelectric conversion apparatus with the resolution switching function according to the prior art.

SUMMARY OF THE INVENTION

[0012] An object of the present invention is to provide a photoelectric conversion apparatus and an image reading system permitting optional setting of resolutions in the main scanning direction and in the sub-scanning direction and also permitting attainment of higher reading speed in the low resolution mode.

[0013] In order to accomplish the above problem, according to aspect of the present invention, there is provided a photoelectric conversion apparatus comprising photoelectric conversion means comprising a plurality of photodetectors arrayed in a main scanning direction and in a sub-scanning direction, and resolution switch means for effecting switching between resolutions by selecting signals to be read from the plurality of light-receiving elements arrayed in the main scanning direction and in the sub-scanning direction.

[0014] According to another aspect of the present invention, there is also provided a photoelectric conversion apparatus comprising a plurality of photodetectors arrayed in a main scanning direction and in a sub-scanning direction, and control means for selecting a signal to be read from the photodetectors arrayed in the sub-scanning direction, in accordance with a resolution in the main scanning direction.

[0015] Further, according to another aspect of the present invention, there is provided an image reading system comprising the photoelectric conversion apparatus as described above, driving means for driving the photoelectric conversion means according to a resolution changeover signal, and processing means for processing output signals from the photoelectric conversion means.

[0016] The other objects and features of the present invention will become apparent in the description of embodiments which follows.

BRIEF DESCRIPTION OF THE DRAWINGS

[0017] FIG. 1 is an equivalent circuit diagram of the photoelectric conversion apparatus according to the prior art;

[0018] FIG. 2 is a schematic plan view of photodetector part of the photoelectric conversion apparatus in the first embodiment of the present invention;
 [0019] FIG. 3 is a structural diagram to show a cross section along a line 3-3 in FIG. 2;
 [0020] FIG. 4 is an equivalent circuit diagram (of four-pixel part) of the photoelectric conversion apparatus in the first embodiment of the present invention;
 [0021] FIG. 5 is a schematic plan view of photodetector part of the photoelectric conversion apparatus in the second embodiment of the present invention;
 [0022] FIG. 6 is a structural diagram to show a cross section along a line 6-6 in FIG. 5;
 [0023] FIG. 7 is an equivalent circuit diagram (of four-pixel part) of the photoelectric conversion apparatus in the second embodiment of the present invention;
 [0024] FIG. 8 is an equivalent circuit diagram (of four-pixel part) of the photoelectric conversion apparatus in the third embodiment of the present invention;
 [0025] FIG. 9 is an equivalent circuit diagram of the photoelectric conversion apparatus in the fourth embodiment of the present invention;
 [0026] FIG. 10 is a schematic plan view of photodetector part of the photoelectric conversion apparatus in the fifth embodiment of the present invention;
 [0027] FIG. 11 is a structural diagram to show a cross section along a line 11-11 in FIG. 10;
 [0028] FIG. 12 is an equivalent circuit diagram (of four-pixel part) of the photoelectric conversion apparatus in the fifth embodiment of the present invention;
 [0029] FIG. 13 is a schematic plan view of photodetector part of the photoelectric conversion apparatus in the sixth embodiment of the present invention;
 [0030] FIG. 14 is a structural diagram to show a cross section along a line 14-14 in FIG. 13;
 [0031] FIG. 15 is an equivalent circuit diagram (of four-pixel part) of the photoelectric conversion apparatus in the sixth embodiment of the present invention;
 [0032] FIG. 16 is an equivalent circuit diagram (of four-pixel part) of the photoelectric conversion apparatus in the seventh embodiment of the present invention;
 [0033] FIG. 17 is an equivalent circuit diagram of the photoelectric conversion apparatus in the eighth embodiment of the present invention;
 [0034] FIG. 18 is a block diagram of a contact type image sensor unit in the ninth embodiment of the present invention; and
 [0035] FIG. 19 is a block diagram of an image input system in the ninth embodiment of the present invention.

DESCRIPTION OF THE PREFERRED EMBODIMENTS

[0036] The embodiments of the present invention will be described hereinafter with reference to the drawings.

[0037] Embodiment 1 will be described below.

[0038] FIG. 2 is a schematic plan view of the photodetector part in the photoelectric conversion apparatus of the embodiment 1 of the present invention, FIG. 3 is a structural diagram to show a cross section along a line 3-3 in FIG. 2, and FIG. 4 is an equivalent circuit diagram of photodetectors (light-receiving elements) of four pixels in the photoelectric conversion apparatus. The present embodiment will be described as an example of the photoelectric conversion apparatus for the contact type image sensor having the resolution switching function between the high resolution of 600 dpi and the low resolution of 300 dpi.

[0039] In FIG. 2, the photoelectric conversion apparatus 1 is constructed in such structure that high-resolution photodetectors m_1, m_2, \dots, m_N and low-resolution photodetectors s_1, s_2, \dots, s_N are arranged at the pitch of Xr_1 in the main scanning direction and at the pitch of Yr_1 in the sub-scanning direction. In the present embodiment, the resolutions are 600 dpi in the high resolution mode and 300 dpi in the low resolution mode, and thus the following relations hold.

$$Xr_1 \ Yr_1 \ 42.3 \ [\mu]m$$

$$Xr_2 \ Yr_2 \ 84.6 \ [\mu]m$$

[0040] The high-resolution photodetector m_1, m_2, \dots, m_N and the low-resolution photodetector s_1, s_2, \dots, s_N in each pixel are connected via a sub-scanning resolution changeover means 2-1, 2-2, \dots , or 2-N by a wire 4 and the sub-scanning resolution changeover means 2-1, 2-2, \dots , and 2-N are controlled by a resolution control signal (MODE).

[0041] A light signal having undergone photoelectric conversion in each photodetector is processed by a signal processing and scanning means 3 and thereafter outputted through an output terminal (Vout).

[0042] FIG. 3 is the structural diagram to show the cross section along the line 3-3 in FIG. 2. The high-resolution photodetector m and low-resolution photodetector s are comprised of photodiodes having the p^+ / n^- junction. In the present embodiment, a substantial photoelectric conversion region in each photodetector is a portion defined by n^- region 5 provided through n^- region around p^+ region forming a photodiode. The n^- regions 5 are regions for separating pixels one from another.

[0043] The high-resolution photodetector m and low-resolution photodetector s are electrically connected to each other via the wire 4 and an NMOS transistor as the sub-scanning resolution changeover means 2. Here the wires 4 can be those made of a wire material used in the ordinary semiconductor processes, for example, one selected from wire materials containing aluminum as a matrix, low-resistance materials containing silicon as a matrix, and so on. In the present embodiment the NMOS transistors are indicated as the sub-scanning resolution changeover means 2, but the changeover means may also be constructed in any other configuration for controlling electrical connection, for example, using PMOS transistors, analog switches, and so on.

[0044] FIG. 4 is the equivalent circuit diagram of the photoelectric conversion apparatus provided with the photodetectors illustrated in FIG. 2 and FIG. 3. FIG. 4 presents the illustration of only an equivalent circuit of one pixel with omitting the illustration for the other pixels. The operation of the present embodiment will be described referring to FIG. 4.

[0045] In the present embodiment, the apparatus is constructed so as to be in the high resolution mode with the resolution control signal (MODE) at the low level and be in the low resolution mode with the resolution control signal (MODE) at the high level.

[0046] When the resolution control signal (MODE) is at the low level, the apparatus is in the high resolution mode in which the NMOS transistors 2 as the sub-scanning resolution changeover means are in an off state. Therefore, only the high-resolution photodetector m is a photodetector to output a light signal. The light signal having undergone photoelectric conversion in the high-resolution photodetector m is read through a source follower 13 into a holding capacitor 6 and thereafter the high-resolution photodetector m is reset by a reset switch 7. Then storage is started again. On the other hand, the light signal read into the holding capacitor 6 is then read into a common output line 10 by a shift register 8 to be subjected to signal processing in a signal processing circuit 11, and thereafter the signal is outputted through the output terminal Vout.

[0047] In the present embodiment the shift register 8 is configured so as to sequentially scan the pixels one by one in the high resolution mode. Specifically, a shift register output line 9-1 of the first pixel is first made active, thereafter the common output line 10 is reset by a reset switch 12, and then a shift register output line 9-2 of the second pixel is made active. Such operation is repeated up to reading of the last pixel. In this case, the apparatus can implement scanning in the resolution of 600 dpi both in the main scanning direction and in the sub-scanning direction.

[0048] Next, when the resolution control signal (MODE) is at the high level, each NMOS transistor 2 as the sub-scanning resolution changeover means is switched on, so that the light signals are outputted from the high-resolution photodetector m and from the low-resolution photodetector s . The light signals having undergone the photoelectric conversion in the high-resolution photodetector m and in the low-resolution photodetector s are similarly read through the source follower 13 into the holding capacitor 6, thereafter the high-resolution photodetector m and the low-resolution photodetector s are reset by the reset switch 7, and then storage of charge is started again. On the other hand, the light signal read into the holding capacitor 6 is then read into the common output line 10 by the shift register 8 to be subjected to signal processing in the signal processing circuit 11, and thereafter the signal is outputted through the output terminal Vout.

[0049] In the present embodiment, the shift register 8 is configured so as to sequentially scan the pixels two

by two in the low resolution mode. Specifically, the shift register output line 9-1 of the first pixel and the shift register output line 9-2 of the second pixel are made active simultaneously to output a signal of the first pixel.

[0050] After that, the common output line 10 is reset by the reset switch 12, and then the shift register output line 9-3 of the third pixel and the shift register output line 9-4 of the fourth pixel are made active to output a signal of the second pixel. This operation is repeated up to reading of the last pixel. In this case, the number of read pixels is half of that in the high resolution mode and thus the apparatus can implement scanning in the resolution of 300 dpi both in the main scanning direction and in the sub-scanning direction.

[0051] Now let us make comparison between charge storage time of the photoelectric conversion apparatus of the present embodiment and charge storage time of the photoelectric conversion apparatus of the resolution changeover method without provision of the low-resolution photodetectors s. In the photoelectric conversion apparatus of the present embodiment, light output per unit charge, i.e., charge detection sensitivity R can be expressed by the following equation.

$$R=1/CPD*GSF*CT/(CT+CH)*GAMP$$

[0052] where

[0053] CPD: capacitance at photoreceptive part (capacitance at the gate part of the photodiode 2)

[0054] GSF: source follower gain

[0055] CT: capacitance at holding capacitor

[0056] CH: capacitance at common output line

[0057] GAMP: gain of signal processing circuit part.

[0058] The light output v_p can be expressed by the following equation.

$$v_p[\text{proportional to}] L*SPD*ts*R$$

[0059] where

[0060] L: quantity of incident light per unit area

[0061] SPD: area of photoreceptive part.

[0062] Thus, where the quantity of incident light, source follower gain, and amplifier gain are constant, the storage time t_s necessary for a given light output is given as follows.

$$t_s[\text{proportional to}] 1/(L*SPD*R)[\text{proportional to}] CPD/(SPD*CT/(CT+CH))$$

[0063] The following table presents comparison of the capacitance at the photoreceptive part, the capacitance at the holding capacitor, the capacitance at the common output line, the area of the photoreceptive part, and the storage time necessary for obtaining the light output of 1 V in the high resolution mode with those in the low resolution mode of the present embodiment and the prior art.

<tb><sep><sep>TABLE 1

<tb><sep><sep><sep><sep>Low

<tb><sep><sep><sep>Low<sep>resolution

<tb><sep><sep>High<sep>resolution<sep>mode of the

<tb><sep><sep>resolution<sep>mode of the<sep>present

<tb><sep><sep>mode<sep>prior art<sep>embodiment

<tb><sep><sep>capacitance at<sep>40<sep>pF<sep>40<sep>pF<sep>50<sep>pF

<tb><sep><sep>photoreceptive

<tb><sep><sep>part

<tb><sep><sep>CPD

<tb><sep><sep>capacitance at<sep>5<sep>pF<sep>10<sep>pF<sep>10<sep>pF

<tb><sep><sep>holding capacitor

<tb><sep><sep>CT

<tb><sep><sep>capacitance at<sep>5<sep>pF<sep>5<sep>pf<sep>5<sep>pF

<tb><sep><sep>common output line

<tb><sep><sep>CH

<tb><sep><sep>capacitance-<sep>0.50<sep><sep>0.67<sep><sep>0.67

<tb><sep><sep>divided gain

<tb><sep><sep>CT/(CT + CH)

<tb><sep>relative ratio of<sep>1.0<sep><sep>1.0<sep><sep>1.9
 <tb><sep>area of
 <tb><sep>photoreceptive
 <tb><sep>part
 <tb><sep>storage time<sep>10<sep>msec<sep>7.5<sep>msec<sep>4.9<sep>msec
 <tb><sep>relative ratio of<sep>1.00<sep><sep>0.75<sep><sep>0.49
 <tb><sep>storage time

[0064] It is seen from Table 1 that with the photodetectors of the photoelectric conversion apparatus of the present embodiment the charge storage time is 0.65 times that of the prior art and thus the reading speed per line can be about 1.5 times faster and that the photodetectors of the photoelectric conversion apparatus of the present embodiment are very effective in decreasing the storage time, i.e., in increasing the reading speed.

[0065] In the present embodiment the apparatus exemplified was the photoelectric conversion apparatus used in the contact type image sensor, but the present invention can also be applied to the photoelectric conversion apparatus for demagnifying optical systems in which the pixels are arranged at the pitch of several [μ]m to several ten [μ]m.

[0066] The photodetectors can not be applied only to the photoelectric conversion apparatus for monochromatic images, but can also be applied to the photoelectric conversion apparatus for color images according to the light source changeover method and the photoelectric conversion apparatus for color images provided with a color filter.

[0067] Further, the present embodiment shows the example of the apparatus in which the resolution in the low resolution mode was half of that in the high resolution mode, but, for example, a configuration in which the resolution in the low resolution mode is one third of that in the high resolution mode, can also be implemented by modifying the size of the low-resolution photodetectors in the sub-scanning direction. Namely, three pixels are provided in the sub-scanning direction and signals of totally nine pixels, three pixels in the main scanning direction and three pixels in the sub-scanning direction, are added up in the low resolution mode. It is also noted that the resolution switching is not limited to the two types of resolutions, but the present invention can also be applied to the resolution switching of three types of resolutions, for example.

[0068] Embodiment 2 will be described below.

[0069] FIG. 5 is a schematic plan view of the photodetector part in the photoelectric conversion apparatus of the embodiment of the present invention, FIG. 6 is a structural diagram to show a cross section along a line 6-6 in FIG. 5, and FIG. 7 is an equivalent circuit diagram of photodetectors of four pixels in the photoelectric conversion apparatus. The present embodiment will be described as to the photoelectric conversion apparatus for the contact type image sensor having the resolution switching function between the high resolution of 1200 dpi and the low resolution of 600 dpi.

[0070] In FIG. 5, the photoelectric conversion apparatus 1 is constructed in such structure that the high-resolution photodetectors $m1, m2, \dots, mN$ and low-resolution photodetectors $s1, s2, \dots, sN$ are arranged at the pitch of $Xr1$ in the main scanning direction and at the pitch of $Yr1$ in the sub-scanning direction. In the present embodiment, the resolutions are 1200 dpi in the high resolution mode and 600 dpi in the low resolution mode, and thus the following relations hold.

$Xr1 \ Yr1 \ 21.2 \ [\mu]m$

$Xr2 \ Yr2 \ 42.3 \ [\mu]m$

[0071] The high-resolution photodetector $m1, m2, \dots, mN$ and the low-resolution photodetector $s1, s2, \dots, sN$ in each pixel are connected via a sub-scanning resolution changeover means 21-1, 21-2, \dots , or 21-N and the sub-scanning resolution changeover means 21-1, 21-2, \dots , and 21-N are controlled by the resolution control signal (MODE).

[0072] A light signal having undergone photoelectric conversion in each photodetector is processed by the signal processing and scanning means 3 and thereafter outputted through an output terminal (V_{out}).

[0073] FIG. 6 is the structural diagram to show the cross section along the line 6-6 in FIG. 5. In the present embodiment each photodetector is comprised of a photodiode having the n^+p/n junction. In the present

embodiment, a substantial photoelectric conversion region is a portion defined by the p region forming each photodiode. In the present embodiment signal carriers having undergone photoelectric conversion in each photodiode are transferred to the p<+> region as a floating diffusion region 20.

[0074] The high-resolution photodetector m and the low-resolution photodetector s are electrically connected to each other through the sub-scanning resolution control means (transfer switch) 21. With MODE at the high level, the transfer switch 21 is off, and thus photocarriers of only the high-resolution photodetector m are transferred to the floating diffusion region 20 by a read pulse ([Phi]TX).

[0075] With MODE at the low level, the transfer switch 21 is switched into an on state, photocarriers having undergone photoelectric conversion in the high-resolution photodetector m and in the low-resolution photodetector s are transferred to the floating diffusion region 20 by a read pulse ([Phi]TX).

[0076] FIG. 7 is the equivalent circuit diagram of the photoelectric conversion apparatus provided with the photodetectors illustrated in FIG. 5 and FIG. 6. FIG. 7 presents the illustration of only an equivalent circuit of one pixel with omitting the illustration for the other pixels. The operation of the present embodiment will be described referring to FIG. 7.

[0077] In the present embodiment, the apparatus is constructed so as to be in the high resolution mode with the resolution control signal (MODE) at the high level and be in the low resolution mode with the resolution control signal (MODE) at the low level.

[0078] When the resolution control switch (MODE) is at the high level, each transfer switch 21 as the sub-scanning resolution changeover means is in the off state, and thus only the high-resolution photodetector m is a photodetector to output a light signal. The photocarriers having undergone photoelectric conversion in the high-resolution photodetector m are transferred through the transfer switch 22 to the floating diffusion region 20.

[0079] Then the photocarriers are subjected to charge-voltage conversion in the source follower 13 and thereafter the signal is read into the holding capacitor 6. After that, the floating diffusion region 20 is reset by the reset switch 7 and then storage is started again. On the other hand, the signal read into the holding capacitor is then read into the common output line 10 by the shift register 8 to be subjected to signal processing in the signal processing circuit 11, and thereafter the signal is outputted through the output terminal Vout.

[0080] In the present embodiment the shift register 8 is configured so as to sequentially scan the pixels one by one in the high resolution mode. Specifically, the shift register output line 9-1 of the first pixel is first made active, thereafter the common output line 10 is reset by the reset switch 12, and then the shift register output line 9-2 of the second pixel is made active. Such operation is repeated up to reading of the last pixel. In this case, the apparatus can implement scanning in the resolution of 1200 dpi both in the main scanning direction and in the sub-scanning direction.

[0081] Next, when the resolution control signal (MODE) is at the low level, each transfer switch 21 as the sub-scanning resolution changeover means is switched on, so that the light signals are outputted from the high-resolution photodetector m and from the low-resolution photodetector s. The photocarriers having undergone the photoelectric conversion in the high-resolution photodetector m and in the low-resolution photodetector s are similarly read through the source follower 13 into the holding capacitor 6.

[0082] After that, the floating diffusion region 20 is reset by the reset switch 7, and then storage of charge is started again. On the other hand, the light signal read into the holding capacitor 6 is then read into the common output line 10 by the shift register 8 to be subjected to signal processing in the signal processing circuit 11, and thereafter the signal is outputted through the output terminal Vout.

[0083] In the present embodiment, the shift register 8 is configured so as to sequentially scan the pixels two by two in the low resolution mode. Specifically, the shift register output line 9-1 of the first pixel and the shift register output line 9-2 of the second pixel are made active simultaneously to output a signal of the first pixel. After that, the common output line 10 is reset by the reset switch 12, and then the shift register output line 9-3 of the third pixel and the shift register output line 9-4 of the fourth pixel are made active to output a signal of the second pixel.

[0084] This operation is repeated up to reading of the last pixel. In this case, the number of read pixels is half of that in the high resolution mode and thus the apparatus can implement scanning in the resolution of

600 dpi both in the main scanning direction and in the sub-scanning direction.

[0085] Now let us make comparison of the storage time of the photoelectric conversion apparatus of the present embodiment with that of the photoelectric conversion apparatus of the resolution changeover method without provision of the low-resolution photodetectors s.

[0086] In the photoelectric conversion apparatus of the present embodiment, the light output per unit charge, i.e., charge detection sensitivity R can be expressed by the following equation.

$$R = 1 / (CFD * GSF * CT / (CT + CH) * GAMP)$$

[0087] where

[0088] CFD: capacitance at the floating diffusion part

[0089] GSF: source follower gain

[0090] CT: capacitance at the holding capacitor

[0091] CH: capacitance at the common output line

[0092] GAMP: gain of the signal processing circuit part.

[0093] The light output Vp can be expressed by the following equation.

$$V_p [\text{proportional to}] L * SPD * t_s * R$$

[0094] where

[0095] L: quantity of incident light per unit area

[0096] SPD: area of photoreceptive part.

[0097] Therefore, where the quantity of incident light, source follower gain, and amplifier gain are constant, the storage time ts necessary for a given light output is given as follows.

$$t_s [\text{proportional to}] 1 / (L * SPD * R) [\text{proportional to}] CFD / (SPD * CT / (CT + CH))$$

[0098] The following table presents comparison of the capacitance at the photoreceptive part, the capacitance at the holding capacitor, the capacitance at the common output line, the area of the photoreceptive part, and the storage time necessary for obtaining the light output of 1 V in the high resolution mode with those in the low resolution mode of the present embodiment and the prior art.

<tb><sep><sep>TABLE 2

<tb><sep><sep><sep><sep>Low

<tb><sep><sep><sep>Low<sep>resolution

<tb><sep><sep>High<sep>resolution<sep>mode of the

<tb><sep><sep>resolution<sep>mode of the<sep>present

<tb><sep><sep>mode<sep>prior art<sep>embodiment

<tb><sep>capacitance at FD<sep>20<sep>pF<sep>20<sep>pF<sep>20<sep>pF

<tb><sep>part

<tb><sep>CFD

<tb><sep>capacitance at<sep>10<sep>pF<sep>20<sep>pF<sep>20<sep>pF

<tb><sep>holding capacitor

<tb><sep>CT

<tb><sep>capacitance at<sep>8<sep>pF<sep>8<sep>pf<sep>8<sep>pF

<tb><sep>common output line

<tb><sep>CH

<tb><sep>capacitance-<sep>0.56<sep><sep>0.71<sep><sep>0.71

<tb><sep>divided gain

<tb><sep>CT/(CT + CH)

<tb><sep>relative ratio of<sep>1.0<sep><sep>1.0<sep><sep>2.0

<tb><sep>area of

<tb><sep>photoreceptive

<tb><sep>part

<tb><sep>storage time<sep>10<sep>msec<sep>7.9<sep>msec<sep>3.9<sep>msec

<tb><sep>relative ratio of<sep>1.00<sep><sep>0.79<sep><sep>0.39

<tb><sep>storage time

[0099] It is seen from Table 2 that with the photodetectors of the photoelectric conversion apparatus of the

present embodiment the charge storage time is 0.49 times that of the prior art and thus the reading speed per line can be about 2 times faster and that the present embodiment is very effective in decreasing the storage time, i.e., in increasing the reading speed.

[0100] Embodiment 3 will be described below.

[0101] FIG. 8 is an equivalent circuit diagram of the photodetectors of four pixels in the photoelectric conversion apparatus of the present embodiment. The present embodiment is the photoelectric conversion apparatus with the resolution changeover function permitting optional switching between resolutions in the main scanning direction and in the sub-scanning direction. FIG. 8 is the equivalent circuit diagram to show four pixels in the present embodiment, and it is noted that FIG. 8 presents the illustration of only the equivalent circuit of one pixel with omitting the illustration for the other pixels.

[0102] The operation of the present embodiment will be described below referring to FIG. 8.

[0103] In the present embodiment, the apparatus is provided with a main scan resolution control signal terminal (MODE_M) and a sub-scan resolution control signal terminal (MODE_S) and the resolutions in the main scanning direction and in the sub-scanning direction can be controlled independently of each other by combinations of levels of the terminals.

[0104] In the present embodiment, the apparatus is constructed so as to be in the high resolution mode when the both resolution control signals for the main scanning direction and for the sub-scanning direction are at the high level, and so as to be in the low resolution mode when the both signals are at the low level.

[0105] The present embodiment is similar to Embodiment 2 except that the resolution control signals are provided independently of each other for the main scanning direction and for the sub-scanning direction and that the resolutions are 600 dpi in the high resolution mode and 300 dpi in the low resolution mode.

[0106] The following table presents a comparison example of the relation between resolution control signals and resolutions, and the reading speed per line in the present embodiment.

<tb><sep>TABLE 3

<tb><sep>Main scan<sep>sub-scan<sep><sep><sep>

<tb><sep>resolu-<sep>resolu-<sep><sep><sep>read speed

<tb><sep>tion<sep>tion<sep><sep><sep>(msec)

<tb><sep>control<sep>control<sep>main scan<sep>sub-scan<sep>present<sep>

<tb><sep>signal<sep>signal<sep>resolu-<sep>resolu-<sep>embodi-<sep>prior

<tb><sep>(MODE_M)<sep>(MODE_S)<sep>tion<sep>tion<sep>ment<sep>art

<tb><sep>H<sep>H<sep>600 dpi<sep>600 dpi<sep>5.0<sep>5.0

<tb><sep>H<sep>L<sep>600 dpi<sep>300 dpi<sep>2.5<sep>5.0

<tb><sep>L<sep>H<sep>300 dpi<sep>600 dpi<sep>4.0<sep>4.0

<tb><sep>L<sep>L<sep>300 dpi<sep>300 dpi<sep>2.0<sep>4.0

[0107] As seen from Table 3, the photoelectric conversion apparatus of the present embodiment is constructed so as to permit optional switching between the resolutions in the main scanning direction and in the sub-scanning direction. Further, it can accomplish the higher reading speed, particularly, in the low resolution mode along the sub-scanning direction, as compared with the prior art.

[0108] Embodiment 4 will be described below.

[0109] FIG. 9 is an equivalent circuit diagram of the photoelectric conversion apparatus of the present embodiment. The present embodiment illustrates the photoelectric conversion apparatus of a current read type using phototransistors as the photodetectors.

[0110] In the present embodiment the photodetectors are high-resolution phototransistors 31a to 31l and low-resolution phototransistors 31'a to 31'l. Here each group of the phototransistors 31a to 31l and the phototransistors 31'a to 31'l are arranged in the resolution of 300 dpi in the main scanning direction and in the sub-scanning direction. In the present embodiment, therefore, the resolutions in the main scanning direction and in the sub-scanning direction are 300 dpi in the high resolution mode and 150 dpi in the low resolution mode.

[0111] Each of the high-resolution phototransistors 31a to 31l and the low-resolution phototransistors 31'a to 31'l is provided with a read switch 33a to 33l, 33'a to 33'l, and they are successively activated by the shift register 8 to sequentially read photocurrents of the high-resolution phototransistors 31a to 31l and the

low-resolution phototransistors 31'a to 31'l.

[0112] The shift register 8 is controlled by the resolution changeover control signal (MODE), and in the low resolution mode the high-resolution phototransistor and the low-resolution phototransistor both are read simultaneously in each pixel, including an adjacent pixel. A light signal read out of each phototransistor is subjected to current-voltage conversion in the signal processing circuit 30 to be outputted through the output terminal (VOUT). The resolution control signal (MODE) is also supplied to the signal processing circuit 30 and the signal processing circuit 30 performs an addition process of the photocurrents read out of the high-resolution phototransistors 31a to 31l and the low-resolution phototransistors 31'a to 31'l according to the resolution.

[0113] In the present embodiment the photoreceptive area in the low resolution mode can be four times that in the high resolution mode. Therefore, the reading speed in the low resolution mode of the present embodiment can be two times that in a case in which the output involves addition of only an adjacent pixel, without provision of the low-resolution phototransistors 31'a to 31'l.

[0114] As described above, the present embodiment exhibits its effect when applied not only to the photoelectric conversion apparatus of the batch reading method, but also to the photoelectric conversion apparatus of the sequential reading method.

[0115] Embodiment 5 will be described below.

[0116] FIG. 10 is a schematic plan view of the photodetector part in the photoelectric conversion apparatus of the embodiment of the present invention, FIG. 11 is a structural diagram to show a cross section along a line 11-11 in FIG. 10, and FIG. 12 is an equivalent circuit diagram of photodetectors of four pixels in the photoelectric conversion apparatus. The present embodiment will be described as to the photoelectric conversion apparatus for the contact type image sensor having the resolution switching function between the high resolution of 600 dpi and the low resolution of 300 dpi.

[0117] In FIG. 10, the photoelectric conversion apparatus 1 is constructed in such structure that the high-resolution photodetectors m1, m2, . . . , mN and low-resolution photodetectors s1, s2, . . . , sN are arranged at the pitch of Xr1 in the main scanning direction and at the pitch of Yr1 in the sub-scanning direction. In the present embodiment, the resolutions are 600 dpi in the high resolution mode and 300 dpi in the low resolution mode, and thus the following relations hold.

$$Xr1 \ Yr1 \ 42.3 \ [\mu]m$$

$$Xr2 \ Yr2 \ 84.6 \ [\mu]m$$

[0118] The high-resolution photodetector m1, m2, . . . , or mN and the low-resolution photodetector s1, s2, . . . , or sN in each pixel are connected via the sub-scanning resolution changeover means 2-1, 2-2, . . . , or 2-N by the wire 4, and the sub-scanning resolution changeover means 2-1, 2-2, . . . , and 2-N and low-resolution photodetector potential fixing means 2'-1, 2'-2, . . . , and 2'-N are controlled by a resolution control signal (MODE) and by an inversion (MODEB) of the resolution control signal, respectively.

[0119] Further, a light signal having undergone photoelectric conversion in each photodetector is processed by the signal processing and scanning means 3 and thereafter outputted through the output terminal (Vout).

[0120] FIG. 11 is the structural diagram to show the cross section along the line 11-11 in FIG. 10. In the present embodiment the high-resolution photodetectors m and low-resolution photodetectors s are comprised of photodiodes having the p<+>/n<-> junction. In the present embodiment, the substantial photoelectric conversion region in each photodetector is a portion defined by the n<+> region 5 provided through the n<-> region around the p<+> region forming each photodiode.

[0121] The high-resolution photodetector m and low-resolution photodetector s are electrically connected to each other via the wire 4 and the NMOS transistor as the sub-scanning resolution changeover means 2. Here the wires 4 can be those made of a wire material used in the ordinary semiconductor processes, for example, one selected from wire materials containing aluminum as a matrix, low-resistance materials containing silicon as a matrix, and so on. In the present embodiment the NMOS transistors are indicated as the sub-scanning resolution changeover means 2 and the low-resolution photodetector potential fixing means 2', but these means may also be constructed in any other configuration for controlling electrical connection, for example, using PMOS transistors, analog switches, and so on.

[0122] FIG. 12 is the equivalent circuit diagram of four pixels of the photodetectors illustrated in FIG. 10

and FIG. 11. FIG. 12 presents the illustration of only an equivalent circuit of one pixel with omitting the illustration for the other pixels. The operation of the present embodiment will be described referring to FIG. 12.

[0123] In the present embodiment, the apparatus is constructed so as to be in the high resolution mode with the resolution control signal (MODE) at the low level and be in the low resolution mode with the resolution control signal (MODE) at the high level.

[0124] When the resolution control signal (MODE) is at the low level, the apparatus is in the high resolution mode in which the NMOS transistors 2 as the sub-scanning resolution changeover means are in the off state. Therefore, only the high-resolution photodetector m is a photodetector to output a light signal in each pixel. The light signal having undergone photoelectric conversion in the high-resolution photodetector m is read through the source follower 13 into the holding capacitor 6 and thereafter the high-resolution photodetector m is reset by the reset switch 7. Then storage is started again. On the other hand, the light signal read into the holding capacitor 6 is then read into the common output line 10 by the shift register 8 to be subjected to signal processing in the signal processing circuit 11, and thereafter the signal is outputted through the output terminal Vout.

[0125] In the present embodiment the shift register 8 is configured so as to sequentially scan the pixels one by one in the high resolution mode. Specifically, the shift register output line 9-1 of the first pixel is first made active, thereafter the common output line 10 is reset by the reset switch 12, and then the shift register output line 9-2 of the second pixel is made active. Such operation is repeated up to reading of the last pixel. In this case, the apparatus can implement scanning in the resolution of 600 dpi both in the main scanning direction and in the sub-scanning direction.

[0126] In this high resolution mode, the low-resolution photodetector s is in a non-selected state, while the NMOS switch 2' as the low-resolution photodetector potential fixing means is in the on state. Thus the potential of the low-resolution photodetector s is fixed at the potential of the power supply (VR) and the photocarriers having undergone photoelectric conversion in the low-resolution photodetector s flow to VR. As a consequence, the present embodiment can suppress malfunctions of crosstalk, aliasing, etc. occurring due to flow of the photocarriers having undergone the photoelectric conversion in the low-resolution photodetector s, into the high-resolution photodetector m or into an adjacent photodetector.

[0127] Next, when the resolution control signal (MODE) is at the high level, each NMOS transistor 2 as the sub-scanning resolution changeover means is in the on state and the NMOS switch 2' as the low-resolution photodetector potential fixing means is in the off state, so that the light signals are outputted from the high-resolution photodetector m and from the low-resolution photodetector s.

[0128] The light signals having undergone the photoelectric conversion in the high-resolution photodetector m and in the low-resolution photodetector s are similarly read through the source follower 13 into the holding capacitor 6, thereafter the high-resolution photodetector m and the low-resolution photodetector s are reset by the reset switch 7, and then storage of charge is started again. On the other hand, the light signal read into the holding capacitor is then read into the common output line 10 by the shift register 8 to be subjected to signal processing in the signal processing circuit 11, and thereafter the signal is outputted through the output terminal Vout.

[0129] In the present embodiment, the shift register 8 is configured so as to sequentially scan the pixels two by two in the low resolution mode. Specifically, the shift register output line 9-1 of the first pixel and the shift register output line 9-2 of the second pixel are made active simultaneously to output a signal of the first pixel.

[0130] After that, the common output line 10 is reset by the reset switch 12, and then the shift register output line 9-3 of the third pixel and the shift register output line 9-4 of the fourth pixel are made active to output a signal of the second pixel. This operation is repeated up to reading of the last pixel. In this case, the number of read pixels is half of that in the high resolution mode and thus the apparatus can implement scanning in the resolution of 300 dpi both in the main scanning direction and in the sub-scanning direction.

[0131] In the present embodiment, since the NMOS transistors are used as the sub-scanning resolution changeover means 2 and low-resolution photodetector potential fixing means 2', the resolution control signal (MODE) is used as a control signal for the sub-scanning resolution changeover means 2, and the

inversion (MODEB) of the resolution control signal (MODE) as a control signal for the low-resolution photodetector potential fixing means 2'.

[0132] When the low-resolution photodetector s is selected by the resolution control signal (MODE), the low-resolution photodetector potential fixing means 2' needs to be in the non-conductive state. When the low-resolution photodetector s is not selected, the low-resolution photodetector potential fixing means 2' needs to be in the conductive state. Therefore, where the sub-scanning resolution changeover means 2 and low-resolution photodetector potential fixing means 2' are the elements of the same kind, polarities of their control signals need to be inverse to each other.

[0133] For example, in a case wherein the sub-scanning resolution changeover means 2 are NMOS transistors and the low-resolution photodetector potential fixing means 2' are PMOS transistors, the sub-scanning resolution changeover means 2 and the low-resolution photodetector potential fixing means 2' can be controlled by the same control signal accordingly.

[0134] The present embodiment employs an optional and independent power supply as the power supply (VR) connected to the low-resolution photodetector potential fixing means 2', but the reset power supply for the high-resolution photodetectors m may be shared between them.

[0135] Now let us make comparison of the storage time of the photoelectric conversion apparatus of the present embodiment with that of the photoelectric conversion apparatus of the resolution changeover method without provision of the low-resolution photodetectors s.

[0136] In the photoelectric conversion apparatus of the present embodiment, the light output per unit charge, i.e., charge detection sensitivity R can be expressed by the following equation.

$$R = 1/CPD * GSF * CT / (CT + CH) * GAMP$$

[0137] where

[0138] CPD: capacitance at the photoreceptive part

[0139] GSF: source follower gain

[0140] CT: capacitance at the holding capacitor

[0141] CH: capacitance at the common output line

[0142] GAMP: gain of the signal processing circuit part.

[0143] The light output Vp can be expressed by the following equation.

$$V_p [\text{proportional to}] L * SPD * t_s * R$$

[0144] where

[0145] L: quantity of incident light per unit area

[0146] SPD: area of photoreceptive part.

[0147] Therefore, where the quantity of incident light, source follower gain, and amplifier gain are constant, the storage time ts necessary for a given light output is given as follows.

$$t_s [\text{proportional to}] 1 / (L * SPD * R) [\text{proportional to}] CPD / (SPD * CT / (CT + CH))$$

[0148] The following table presents comparison of the capacitance at the photoreceptive part, the capacitance at the holding capacitor, the capacitance at the common output line, the area of the photoreceptive part, and the storage time necessary for obtaining the light output of 1 V in the high resolution mode with those in the low resolution mode of the present embodiment and the prior art.

<tb><sep><sep>TABLE 4

<tb><sep><sep><sep><sep>Low

<tb><sep><sep><sep>Low<sep>resolution

<tb><sep><sep>High<sep>resolution<sep>mode of the

<tb><sep><sep>resolution<sep>mode of the<sep>present

<tb><sep><sep>mode<sep>prior art<sep>embodiment

<tb><sep>capacitance at<sep>40<sep>pF<sep>40<sep>pF<sep>50<sep>pF

<tb><sep>photoreceptive

<tb><sep>part

<tb><sep>CPD

<tb><sep>capacitance at<sep>5<sep>pF<sep>10<sep>pF<sep>10<sep>pF

<tb><sep>holding capacitor

<tb><sep>CT
 <tb><sep>capacitance at<sep>5<sep>pF<sep>5<sep>pf<sep>5<sep>pF
 <tb><sep>common output line
 <tb><sep>CH
 <tb><sep>capacitance-<sep>0.50<sep><sep>0.67<sep><sep>0.67
 <tb><sep>divided gain
 <tb><sep>CT/(CT + CH)
 <tb><sep>relative ratio of<sep>1.0<sep><sep>1.0<sep><sep>1.9
 <tb><sep>area of
 <tb><sep>photoreceptive
 <tb><sep>part
 <tb><sep>storage time<sep>10<sep>msec<sep>7.5<sep>msec<sep>4.9<sep>msec
 <tb><sep>relative ratio of<sep>1.00<sep><sep>0.75<sep><sep>0.49
 <tb><sep>storage time

[0149] It is seen from Table 4 that with the photodetectors of the photoelectric conversion apparatus of the present embodiment the charge storage time is 0.65 times that of the prior art and thus the reading speed per line can be about 1.5 times faster and that the photodetectors of the photoelectric conversion apparatus of the present embodiment are very effective in decreasing the storage time, i.e., in increasing the reading speed.

[0150] In the present embodiment the apparatus exemplified was the photoelectric conversion apparatus used in the contact type image sensor, but the present invention can also be applied to the photoelectric conversion apparatus for demagnifying optical systems in which the pixels are arranged at the pitch of several [μ m] to several ten [μ m].

[0151] The photodetectors can not be applied only to the photoelectric conversion apparatus for monochromatic images, but can also be applied to the photoelectric conversion apparatus for color images according to the light source changeover method and the photoelectric conversion apparatus for color images provided with a color filter.

[0152] Further, the present embodiment shows the example of the apparatus in which the resolution in the low resolution mode was half of that in the high resolution mode, but, for example, a configuration in which the resolution in the low resolution mode is one third of that in the high resolution mode, can also be implemented by modifying the size of the low-resolution photodetectors in the sub-scanning direction. It is also noted that the resolution switching is not limited to the two types of resolutions, but the present invention can also be applied to the resolution switching of three types of resolutions, for example.

[0153] Embodiment 6 will be described below.

[0154] FIG. 13 is a schematic plan view of the photodetector part in the photoelectric conversion apparatus of the embodiment of the present invention, FIG. 14 is a structural diagram to show a cross section along a line 14-14 in FIG. 13, and FIG. 15 is an equivalent circuit diagram of photodetectors of four pixels in the photoelectric conversion apparatus. The present embodiment will be described as to the photoelectric conversion apparatus for the contact type image sensor having the resolution switching function between the high resolution of 1200 dpi and the low resolution of 600 dpi.

[0155] In FIG. 13, the photoelectric conversion apparatus 1 is constructed in such structure that the high-resolution photodetectors m_1, m_2, \dots, m_N and low-resolution photodetectors s_1, s_2, \dots, s_N are arranged at the pitch of Xr_1 in the main scanning direction and at the pitch of Yr_1 in the sub-scanning direction. In the present embodiment, the resolutions are 1200 dpi in the high resolution mode and 600 dpi in the low resolution mode, and thus the following relations hold.

$$Xr_1 \ Yr_1 \ 21.2 \ [\mu\text{m}]$$

$$Xr_2 \ Yr_2 \ 42.3 \ [\mu\text{m}]$$

[0156] The high-resolution photodetector m_1, m_2, \dots, m_N and the low-resolution photodetector s_1, s_2, \dots, s_N in each pixel are connected via a sub-scanning resolution changeover means 21-1, 21-2, \dots , or 21-N and the sub-scanning resolution changeover means 21-1, 21-2, \dots , and 21-N are controlled by the resolution control signal (MODE).

[0157] Further, each of the low-resolution photodetectors s_1, s_2, \dots , and s_N is connected through the low-resolution photodetector potential fixing means $21'-1, 21'-2, \dots$, or $21'-N$ to the power supply (VR) and the low-resolution photodetector potential fixing means $21'-1, 21'-2, \dots$, and $21'-N$ are controlled by the inversion (MODEB) of the resolution control signal (MODE).

[0158] A light signal having undergone photoelectric conversion in each photodetector is processed by the signal processing and scanning means 3 and thereafter outputted through the output terminal (Vout).

[0159] FIG. 14 is the structural diagram to show the cross section along the line 14-14 in FIG. 13. In the present embodiment each photodetector is comprised of a photodiode having the n^+p/n junction. In the present embodiment, the substantial photoelectric conversion region is a portion defined by the p region forming each photodiode. In the present embodiment signal carriers having undergone photoelectric conversion in each photodiode are transferred to the p^+ region as a floating diffusion region 20.

[0160] The high-resolution photodetector m and the low-resolution photodetector s are electrically connected to each other through the sub-scanning resolution control means (transfer switch) 21. With MODE at the high level, the transfer switch 21 is off, and thus photocarriers of only the high-resolution photodetector m are transferred to the floating diffusion region 20 by a read pulse (Φ_{TX}).

[0161] With MODE at the low level, the transfer switch 21 is switched into the on state, photocarriers having undergone photoelectric conversion in the high-resolution photodetector m and in the low-resolution photodetector s are transferred to the floating diffusion region 20 by a read pulse (Φ_{TX}).

[0162] FIG. 15 is the equivalent circuit diagram of a four-pixel portion of FIG. 13 and FIG. 14. FIG. 15 presents the illustration of only an equivalent circuit of one pixel with omitting the illustration for the other pixels. The operation of the present embodiment will be described referring to FIG. 15.

[0163] In the present embodiment, the apparatus is constructed so as to be in the high resolution mode with the resolution control signal (MODE) at the high level and be in the low resolution mode with the resolution control signal (MODE) at the low level.

[0164] When the resolution control switch (MODE) is at the high level, each transfer switch 21 as the sub-scanning resolution changeover means is in the off state, and thus only the high-resolution photodetector m is a photodetector to output a light signal in each pixel. The photocarriers having undergone photoelectric conversion in the high-resolution photodetector m are transferred through the transfer switch 22 to the floating diffusion region 20.

[0165] Then the photocarriers are subjected to charge-voltage conversion in the source follower 13 and thereafter the signal is read into the holding capacitor 6. After that, the floating diffusion region 20 is reset by the reset switch 7 and then storage is started again. On the other hand, the signal read into the holding capacitor is then read into the common output line by the shift register 8 to be subjected to signal processing in the signal processing circuit 11, and thereafter the signal is outputted through the output terminal Vout.

[0166] At this time, because the PMOS switch $21'$ is on, the photocarriers having undergone photoelectric conversion in the low-resolution photodetector s flow through the PMOS switch $21'$ to the power supply (VR). Therefore, the photocarriers produced in the low-resolution photodetector s can be prevented from mixing into the other photodetectors.

[0167] In the present embodiment the shift register 8 is configured so as to sequentially scan the pixels one by one in the high resolution mode. Specifically, the shift register output line 9-1 of the first pixel is first made active, thereafter the common output line 10 is reset by the reset switch 12, and then the shift register output line 9-2 of the second pixel is made active. Such operation is repeated up to reading of the last pixel. In this case, the apparatus can implement scanning in the resolution of 1200 dpi both in the main scanning direction and in the sub-scanning direction.

[0168] Next, when the resolution control signal (MODE) is at the low level, the transfer switch 21 as the sub-scanning resolution changeover means is in the on state and the PMOS switch $21'$ is in the off state, so that the light signals are outputted from the high-resolution photodetector m and from the low-resolution photodetector s . The photocarriers having undergone the photoelectric conversion in the high-resolution photodetector m and in the low-resolution photodetector s are similarly read through the source follower 13 into the holding capacitor 6.

[0169] After that, the floating diffusion region 20 is reset by the reset switch 7, and then storage of charge is started again. On the other hand, the light signal read into the holding capacitor 6 is then read into the common output line 10 by the shift register 8 to be subjected to signal processing in the signal processing circuit 11, and thereafter the signal is outputted through the output terminal Vout.

[0170] In the present embodiment, the shift register 8 is configured so as to sequentially scan the pixels two by two in the low resolution mode. Specifically, the shift register output line 9-1 of the first pixel and the shift register output line 9-2 of the second pixel are made active simultaneously to output a signal of the first pixel. After that, the common output line 10 is reset by the reset switch 12, and then the shift register output line 9-3 of the third pixel and the shift register output line 9-4 of the fourth pixel are made active to output a signal of the second pixel.

[0171] This operation is repeated up to reading of the last pixel. In this case, the number of read pixels is half of that in the high resolution mode and thus the apparatus can implement scanning in the resolution of 600 dpi both in the main scanning direction and in the sub-scanning direction.

[0172] Now let us make comparison of the charge storage time of the photoelectric conversion apparatus of the present embodiment with that of the photoelectric conversion apparatus of the resolution changeover method without provision of the low-resolution photodetectors. In the photoelectric conversion apparatus of the present embodiment, the light output per unit charge, i.e., charge detection sensitivity R can be expressed by the following equation.

$$R = 1 / (CFD * GSF * CT / (CT + CH) * GAMP)$$

[0173] where

[0174] CFD: capacitance at the floating diffusion part

[0175] GSF: source follower gain

[0176] CT: capacitance at the holding capacitor

[0177] CH: capacitance at the common output line

[0178] GAMP: gain of the signal processing circuit part.

[0179] The light output Vp can be expressed by the following equation.

$$Vp [\text{proportional to}] L * SPD * ts * R$$

[0180] where

[0181] L: quantity of incident light per unit area

[0182] SPD: area of photoreceptive part.

[0183] Therefore, where the quantity of incident light, source follower gain, and amplifier gain are constant, the storage time ts necessary for a given light output is given as follows.

$$ts [\text{proportional to}] 1 / (L * SPD * R) [\text{proportional to}] CFD / (SPD * CT / (CT + CH))$$

[0184] The following table presents comparison of the capacitance at the photoreceptive part, the capacitance at the holding capacitor, the capacitance at the common output line, the area of the photoreceptive part, and the storage time necessary for obtaining the light output of 1 V in the high resolution mode with those in the low resolution mode of the present embodiment and the prior art.

TABLE 5

	Low	Low resolution	High resolution mode of the present embodiment	High resolution mode of the prior art
capacitance at FD part	20 pF	20 pF	20 pF	20 pF
capacitance at holding capacitor	10 pF	20 pF	20 pF	20 pF
capacitance at common output line	8 pF	8 pF	8 pF	8 pF

<tb><sep>CH
 <tb><sep>capacitance-<sep>0.56<sep><sep>0.71<sep><sep>0.71
 <tb><sep>divided gain
 <tb><sep>CT/(CT + CH)
 <tb><sep>relative ratio of<sep>1.0<sep><sep>1.0<sep><sep>2.0
 <tb><sep>area of
 <tb><sep>photoreceptive
 <tb><sep>part
 <tb><sep>storage time<sep>10<sep>msec<sep>7.9<sep>msec<sep>3.9<sep>msec
 <tb><sep>relative ratio of<sep>1.00<sep><sep>0.79<sep><sep>0.39
 <tb><sep>storage time

[0185] It is seen from Table 5 that with the photodetectors of the photoelectric conversion apparatus of the present embodiment the charge storage time is 0.49 times that of the prior art and thus the reading speed per line can be about 2 times faster and that the present embodiment is very effective in decreasing the storage time, i.e., in increasing the reading speed.

[0186] Embodiment 7 will be described below.

[0187] FIG. 16 is an equivalent circuit diagram of the photodetectors of four pixels in the photoelectric conversion apparatus of the present embodiment. The present embodiment is the photoelectric conversion apparatus with the resolution changeover function permitting optional switching between resolutions in the main scanning direction and in the sub-scanning direction. FIG. 16 is the equivalent circuit diagram to show four pixels in the present embodiment, and it is noted that FIG. 16 presents the illustration of only the equivalent circuit of one pixel with omitting the illustration for the other pixels.

[0188] The operation of the present embodiment will be described below referring to FIG. 16.

[0189] In the present embodiment, the apparatus is provided with the main scan resolution control signal terminal (MODE_M) and the sub-scan resolution control signal terminal (MODE_S) and the resolutions in the main scanning direction and in the sub-scanning direction can be controlled independently of each other by combinations of levels of the terminals.

[0190] In the present embodiment, the apparatus is constructed so that each of the main scanning direction and the sub-scanning direction is in the high resolution mode when the corresponding resolution control signal is at the high level, and so that each direction is in the low resolution mode when the corresponding signal is at the low level. In this case, the control signal for the PMOS switches 21' as the low-resolution photodetector potential fixing means is the inversion (MODE_SB) of the sub-scanning resolution control signal (MODE_S).

[0191] The present embodiment is similar to Embodiment 7 except that the resolution control signals are provided independently of each other for the main scanning direction and for the sub-scanning direction and that the resolutions are 600 dpi in the high resolution mode and 300 dpi in the low resolution mode.

[0192] The following table presents a comparison example of the relation between resolution control signals and resolutions, and the reading speed per line in the present embodiment.

TABLE 6									
Main scan		sub-scan							
resolu-	resolu-								
tion	tion								(msec)
control	control	main scan	sub-scan	present					
signal	signal	resolu-	resolu-	embodi-					
(MODE_M)	(MODE_S)	tion	tion	ment					
H	H	600 dpi	600 dpi	5.0					5.0
H	L	600 dpi	300 dpi	2.5					5.0
L	H	300 dpi	600 dpi	4.0					4.0
L	L	300 dpi	300 dpi	2.0					4.0

[0193] As seen from Table 6, the photoelectric conversion apparatus of the present embodiment is constructed so as to permit optional switching between the resolutions in the main scanning direction and

in the sub-scanning direction. Further, it can accomplish the higher reading speed, particularly, in the low resolution mode along the sub-scanning direction, as compared with the prior art.

[0194] Embodiment 8 will be described below.

[0195] FIG. 17 is an equivalent circuit diagram of the photoelectric conversion apparatus of the present embodiment. The present embodiment illustrates the photoelectric conversion apparatus of the current read type using phototransistors as the photodetectors.

[0196] In the present embodiment the photodetectors are high-resolution phototransistors 31a to 31l and low-resolution phototransistors 31'a to 31'l. Here each group of the phototransistors 31a to 31l and the phototransistors 31'a to 31'l are arranged in the resolution of 300 dpi in the main scanning direction and in the sub-scanning direction. In the present embodiment, therefore, the resolutions in the main scanning direction and in the sub-scanning direction are 300 dpi in the high resolution mode and 150 dpi in the low resolution mode.

[0197] Each of the high-resolution phototransistors 31a to 31l and the low-resolution phototransistors 31'a to 31'l is provided with the read switch 33a to 33l, 33'a to 33'l, and they are successively activated by the shift register 8 to sequentially read photocurrents of the high-resolution phototransistors 31a to 31l and the low-resolution phototransistors 31'a to 31'l.

[0198] The shift register 8 is controlled by the resolution changeover control signal (MODE), and in the low resolution mode the high-resolution phototransistor and the low-resolution phototransistor both are read simultaneously in each pixel, together with adjacent pixels.

[0199] In the high resolution mode high-resolution shift register output lines 40a to 40l are successively made active to sequentially read outputs from the high-resolution phototransistors 31a to 31l. However, high-resolution shift register output lines 41a to 41l for driving the low-resolution phototransistors 31'a to 31'l are always in the on state and the NMOS switches 35 as the low-resolution phototransistor fixing means are also in the on state in the high resolution mode. Therefore, the photocurrents of the low-resolution phototransistors 31'a to 31'l flow to the power supply (VR), so that the output lines thereof are fixed at the potential of the power supply (VR).

[0200] As a consequence, the light signals generated in the low-resolution phototransistors 31'a to 31l in the high resolution mode can be prevented from affecting the outputs of the high-resolution phototransistors 31a to 31l.

[0201] A light signal read out of each phototransistor is subjected to current-voltage conversion in the signal processing circuit 30 to be outputted through the output terminal (VOUT). The resolution control signal (MODE) is also supplied to the signal processing circuit 30 and the signal processing circuit 30 performs the addition process of the photocurrents read out of the high-resolution phototransistors 31a to 31l and the low-resolution phototransistors 31'a to 31'l according to the resolution.

[0202] In the present embodiment the photoreceptive area in the low resolution mode can be four times that in the high resolution mode. Therefore, the reading speed in the low resolution mode of the present embodiment can be double that in a case in which the output involves addition of only an adjacent pixel, without provision of the low-resolution phototransistors 31'a to 31'l.

[0203] As described above, the present embodiment exhibits its effect when applied not only to the photoelectric conversion apparatus of the batch reading method, but also to the photoelectric conversion apparatus of the sequential reading method.

[0204] Embodiment 9 will be described below.

[0205] FIG. 18 is a block diagram of a contact type image sensor unit in the present embodiment and FIG. 19 is a block diagram of an image input system incorporating the contact type image sensor unit of FIG. 18. The present embodiment is an example in which the contact type image sensor unit is constructed using the photoelectric conversion apparatus of Embodiments 4 and 8 and in which this contact type image sensor unit is applied to the image reading system.

[0206] The contact type image sensor unit 50 has a sensor module substrate 51, a light source 52, and an imaging section 53. In the present embodiment the light source 52 is composed of LEDs and a lightguide member for guiding light from the LEDs to an original surface to illuminate the original surface uniformly. However, the light source may be one constructed of a plurality of LED chips mounted in a

one-dimensional array, or a light source such as a cold-cathode tube or the like.

[0207] In the present embodiment the imaging section 53 is a lens array the principal material of which is glass, but it may also be an optical component made of another material. The sensor module substrate 51 in the present embodiment has the structure in which a plurality of the photoelectric conversion devices 1 of the present invention described in Embodiment 8 are mounted in the one-dimensional array on a ceramic substrate.

[0208] Further, the output terminal (VOUT), the main-scan resolution control signal terminal (MODE_M), and the sub-scan resolution control signal terminal (MODE_S) are connected to all the photoelectric conversion devices on the sensor module substrate 51 so as to be common to them. The photoelectric conversion devices 1 do not always have to be limited to that of Embodiment 8, but the other photoelectric conversion apparatus may also be applied thereto. Further, the contact type image sensor unit 50 is provided with source driving terminals 56 for driving/controlling the light source means.

[0209] FIG. 19 is an example of the image input system using the contact type image sensor unit 50 illustrated in FIG. 18. The image input system 100 of the present embodiment is equipped with a sensor driving circuit 101 for electrically driving the photoelectric conversion devices and light source in the contact type image sensor unit, a signal processing circuit 102 for carrying out signal processing of signals outputted from the contact type image sensor unit, and a sensor position control circuit 103 for controlling movement in the sub-scanning direction of the contact type image sensor unit.

[0210] Further, the system is configured so as to control the operation of the image input system by a CPU. The CPU outputs the main scan resolution control signal (MODE_M) and sub-scan resolution control signal (MODE_S), these signals are entered into the image input system, and they are supplied to the sensor driving circuit 101 and to the sensor position control circuit 103 in the image input system.

[0211] The operation of the present embodiment will be described below.

[0212] The CPU sets and outputs each of the external resolution control signals in the high resolution mode (600 dpi) at their high level or in the low resolution mode (300 dpi) at their low level. Suppose the number of pixels in one line of the contact type image sensor unit 50 is 5000. When the resolutions in the main scanning direction and in the sub-scanning direction both are of the high resolution mode, after completion of reading of signals of 5000 pixels along a certain line, the sensor position control circuit 103 moves the contact type image sensor unit 50 by the distance corresponding to 600 dpi, i.e., by about 42.3 [μ]m in the sub-scanning direction and then information of the next line is read. This operation is carried out repeatedly to read image information of a desired document in the main scan resolution of 600 dpi and in the sub-scan resolution of 600 dpi.

[0213] For reading the image information in the high resolution mode in the main scanning direction and in the low resolution mode in the sub-scanning direction, after completion of reading of signals of 5000 pixels along a certain line, the sensor position control circuit 103 moves the contact type image sensor unit by the distance corresponding to 300 dpi, i.e., by about 84.6 [μ]m in the sub-scanning direction and then information of the next line is read. This operation is carried out repeatedly to read image information of the desired document in the main scan resolution of 600 dpi and in the sub-scan resolution of 300 dpi.

[0214] In the present embodiment the sensor position control circuit 103 can be constructed, for example, of a combination of mechanical components such as a stepping motor, a shaft, a belt, and so on. The present embodiment shows the example of scanning in which the document is fixed while the image sensor is moved in the sub-scanning direction, but the present invention can also be applied to image reading systems of a method for fixing the image sensor and moving the document in the sub-scanning direction, which is so called a sheet feed method.

[0215] As described above, the image reading system of the present embodiment is arranged to be able to read the image information in any resolution efficiently by the optimum control of movement in the main scanning direction and in the sub-scanning direction of the image sensor.

[0216] As detailed above, Embodiments 1 to 9 permit the optional setting of the resolutions in the main scanning direction and in the sub-scanning direction and attain the higher reading speed in the low resolution mode.

[0217] Many widely different embodiments of the present invention may be constructed without departing

from the spirit and scope of the present invention. It should be understood that the present invention is not limited to the specific embodiments described in the specification, except as defined in the appended claims.

Data supplied from the *esp@cenet* database - Worldwide

Claims of corresponding document: **US2003020000**

What is claimed is:

1. A photoelectric conversion apparatus comprising:
a plurality of photodetectors arrayed in a main scanning direction and in a sub-scanning direction; and
resolution switching means for effecting switching between resolutions by selecting read signals to be read from the plurality of photodetectors arrayed in said main scanning direction and in said sub-scanning direction.
2. The photoelectric conversion apparatus according to claim 1, wherein said resolution switching means effects switching between a first optical resolution and a second optical resolution which is $1/M$ (M is a natural number) of the first optical resolution, in each of said main scanning direction and said sub-scanning direction.
3. The photoelectric conversion apparatus according to claim 1, wherein said resolution switching means is activated by a resolution changeover signal outputted from resolution control means.
4. The photoelectric conversion apparatus according to claim 2, further comprising fixing means for fixing a potential of photodetectors from which a light signal is not read out, out of said plurality of photodetectors when said first optical resolution is selected by said resolution switching means.
5. The photoelectric conversion apparatus according to claim 1, further comprising conversion means for converting charge outputted from said plurality of photodetectors, to voltage.
6. An image reading system comprising the photoelectric conversion apparatus as set forth in claim 1, driving means for driving said photoelectric conversion apparatus according to a resolution changeover signal, and processing means for processing output signals from said photoelectric conversion apparatus.
7. A photoelectric conversion apparatus comprising:
a plurality of photodetectors arrayed in a main scanning direction and in a sub-scanning direction; and
control means for selecting a signal to be read from said photodetectors arrayed in said sub-scanning direction, in accordance with a resolution in said main scanning direction.
8. The photoelectric conversion apparatus according to claim 7, further comprising fixing means for fixing a potential of photodetectors from which said light signal is not read out, out of said photodetectors arrayed in said sub-scanning direction.
9. An image reading system comprising the photoelectric conversion apparatus as set forth in claim 7, driving means for driving said photoelectric conversion apparatus according to a resolution changeover signal, and processing means for processing output signals from said photoelectric conversion apparatus.

Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-324406
(P2000-324406A)

(43) 公開日 平成12年11月24日 (2000. 11. 24)

(51) Int.Cl. ⁷	識別記号	F I	デフォルト* (参考)
H 0 4 N 5/335		H 0 4 N 5/335	Z 4 M 1 1 8
H 0 1 L 27/146		1/17	B 5 C 0 2 4
H 0 4 N 1/17		H 0 1 L 27/14	A 5 C 0 7 2
// H 0 1 L 31/10		31/10	A 5 F 0 4 9

審査請求 有 請求項の数 8 O L (全 24 頁)

(21) 出願番号 特願平11-127177

(22) 出願日 平成11年5月7日 (1999. 5. 7)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 小塚 開

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 100065385

弁理士 山下 稔平

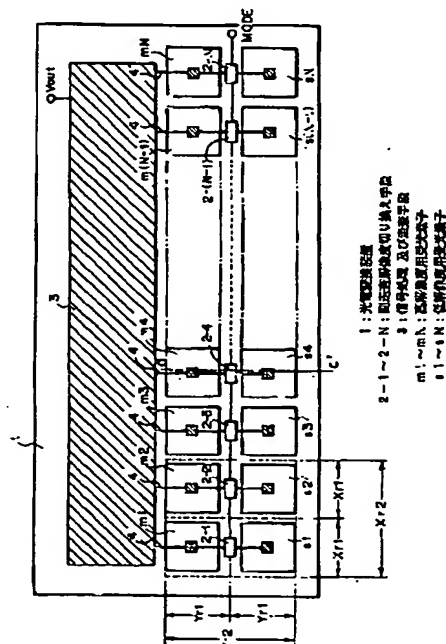
最終頁に続く

(54) 【発明の名称】 光電変換装置及びそれを用いた画像読み取りシステム

(57) 【要約】

【課題】 主走査方向及び副走査方向の解像度を任意に設定することができ、かつ低解像度時の読み取り時間を高速化する。

【解決手段】 主走査方向及び副走査方向に配列された複数の受光素子を有する光電変換手段と、前記主走査方向及び前記副走査方向に配列された複数の受光素子のうち、富出す信号を選択することにより、解像度を切り換える解像度切り換え手段とを備える。



【特許請求の範囲】

【請求項1】 主走査方向及び副走査方向に配列された複数の受光素子を有する光電変換手段と、
前記主走査方向及び前記副走査方向に配列された複数の受光素子のうち、読み出す信号を選択することにより、解像度を切り換える解像度切り換え手段とを備えることを特徴とする光電変換装置。

【請求項2】 前記解像度切り換え手段は、第1の光学解像度と該第1の光学解像度の $1/M$ (M は自然数)である第2の光学解像度とを、前記主走査方向及び前記副走査方向で各々切り換えることを特徴とする請求項1に記載の光電変換装置。

【請求項3】 前記解像度切り換え手段は、解像度制御手段から出力される解像度切替信号により作動することを特徴とする請求項1に記載の光電変換装置。

【請求項4】 前記解像度切り換え手段によって前記第1の光学解像度を選択する場合に、前記複数の受光素子のうち光信号が読み出されない受光素子の電位を固定する固定手段を備えることを特徴とする請求項2又は3に記載の光電変換装置。

【請求項5】 前記複数の受光素子から出力される電荷を電圧に変換する変換手段を備えることを特徴とする請求項1～4のいずれか1項に記載の光電変換装置。

【請求項6】 請求項3～5のいずれか1項に記載の光電変換装置と、前記解像度切替信号にしたがって、前記光電変換手段を駆動する駆動手段と、前記光電変換手段の出力信号を処理する処理手段とを備えることを特徴とする画像読み取りシステム。

【請求項7】 主走査方向及び副走査方向に配列された複数の受光素子と、
前記主走査方向の解像度に応じて、前記副走査方向に配列された前記受光素子のうち、光信号を読み出す受光素子の数量を制御する制御手段を備えることを特徴とする光電変換装置。

【請求項8】 前記副走査方向に配列された前記受光素子のうち、前記光信号が読み出されない受光素子の電位を固定する固定手段を備えることを特徴とする請求項7に記載の光電変換装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は光電変換装置及び画像読み取りシステムに関し、たとえば、ビデオカメラ、デジタルカメラ、ファクシミリ、イメージスキャナ、デジタル複写機、あるいはX線撮像装置等の画像読み取りを行う1次元及び2次元の光電変換装置、主走査方向の解像度切り換え機能を有する1次元の光電変換装置、解像度制御手段を有する画像読み取りシステムに関わるものである。

【0002】

【従来の技術】 近年、情報処理システムの分野では、1

次元の画像読み取り装置として、複数の半導体光センサチップをマルチ実装した、等倍系の密着型イメージセンサの開発が積極的に行われている。

【0003】 たとえば、特開平5-227362号公報には新規に解像度制御用のコントロール端子を設け、ユーザが利用条件にあわせて解像度を切り換えることが可能な密着型イメージセンサが提案されている。

【0004】 図19は上記に提案されている密着型イメージセンサ用集積回路の回路図である。従来技術においては、イメージセンサチップにコントロール端子125を設け、その端子にユーザが、ハイレベル又はローレベルの信号を入力することにより高解像度モードと低解像度モードの解像度切り換えを実現している。

【0005】

【発明が解決しようとする課題】 しかし、従来の技術は、受光素子が主走査方向及び副走査方向に最高解像度のピッチで配列されているため、低解像度切り換え時に十分な感度、及び読み取り速度を実現できないという問題があった。

【0006】 たとえば、受光素子が600dpiの光学解像度で配置され、高解像度モードで600dpi、低解像度モードで300dpiの解像度が得られる場合について考えると、従来技術においては主走査方向のみ画素読み飛ばしにより解像度を制御しているが、副走査方向は600dpiの解像度で受光素子が配置されているため、副走査方向を300dpiという解像度で走査した場合、有効な受光領域の $1/2$ しか使用できず、受光領域をムダにしているため、低解像度時の性能を十分に発揮できない。

【0007】 具体的には、ある600dpi仕様の光電変換装置において1ラインあたりの蓄積時間が8msec必要とすると、同様の電荷検出感度を有する300dpi仕様の光電変換装置の場合、受光面積は600dpi仕様の4倍（主走査方向2倍×副走査方向2倍）となるため、1ラインあたりの蓄積時間を600dpi仕様の $1/4$ 、すなわち2msecとすることが可能である。

【0008】 しかし、従来技術を用いた解像度切り換えの場合には、隣接画素の光キャリアを加算できると仮定しても、300dpi解像度時には受光面積が600dpi解像度時の2倍であるため、蓄積時間は600dpi解像度時の $1/2$ 倍、すなわち4msecとなる。

【0009】 さらに、上記の1ラインあたりの蓄積時間は、たとえば特開平9-205588号公報に提案されているような、光信号の蓄積期間中に信号読み出し動作をするような光電変換装置においては、蓄積時間は読み出し時間の支配要因の1つとなるため、従来技術の解像度切り換えを有する光電変換装置においては、低解像度時の読み取り速度を十分に早くすることができないという問題が生じる。

【0010】そこで、本発明は、主走査方向及び副走査方向の解像度を任意に設定することができ、かつ低解像度時の読み取り時間を高速化できる光電変換装置及び画像読み取りシステムを提供することを課題とする。

【0011】

【課題を解決するための手段】上記の問題を解決するために、本発明の光電変換装置は、主走査方向及び副走査方向に配列された複数の受光素子を有する光電変換手段と、前記主走査方向及び前記副走査方向に配列された複数の受光素子のうち、読み出す信号を選択することにより、解像度を切り換える解像度切り換え手段とを備える。

【0012】また、本発明の画像読み取りシステムは、上記光電変換装置と、前記解像度切替信号にしたがって、前記光電変換手段を駆動する駆動手段と、前記光電変換手段の出力信号を処理する処理手段とを備える。

【0013】さらに、本発明の光電変換装置は、主走査方向及び副走査方向に配列された複数の受光素子と、前記主走査方向の解像度に応じて、前記副走査方向に配列された前記受光素子のうち、光信号を読み出す受光素子の数量を制御する制御手段を備える。

【0014】

【発明の実施の形態】以下、本発明の実施形態について図面を用いて説明する。

〔実施形態1〕図1は本発明の実施形態の光電変換装置内の受光素子部分の平面概略図、図2は図1のa-a'部の断面構造図、図3は光電変換装置内の4画素分の受光素子の等価回路図である。なお、本実施形態においては、高解像度時600dpi、低解像度時300dpiの解像度切り換え機能を有する密着型イメージセンサ用の光電変換装置を例にして説明する。

【0015】図1において、光電変換装置1は、高解像度用受光素子 $m1, m2, \dots, mN$ 及び低解像度用受光素子 $s1, s2, \dots, sN$ が、主走査方向に $Xr1$ 、副走査方向に $Yr1$ のピッチで配置されている。本実施形態においては、高解像度時の解像度が600dpi、低解像度時の解像度が300dpiであるため、

$$Xr1 \cong Yr1 \cong 42.3 \mu$$

$$Xr2 \cong Yr2 \cong 84.6 \mu$$

となる。

【0016】また、おのおのの画素における高解像度用受光素子 $m1, m2, \dots, mN$ 及び低解像度用受光素子 $s1, s2, \dots, sN$ は副走査解像度切り換え手段2-1, 2-2, \dots , 2-Nを介して配線4で接続されており、かつ、副走査解像度切り換え手段2-1, 2-2, \dots , 2-Nは解像度制御信号(MODE)により制御される。

【0017】また、おのおのの受光素子で光電変換された光信号は信号処理及び走査手段3にて処理された後、出力端子(Vout)より出力される。

【0018】図2は図1中のa-a'部の断面構造図である。高解像度用受光素子 m 及び低解像度用受光素子 s は、 p^+ / n^- 接合を有するホトダイオードで構成されている。本実施形態においては、ホトダイオードを形成する p^+ 領域の周囲に n^- 領域を介して設けられた n^+ 領域5にて規定された部分が実質的な光電変換領域となる。なお、 n^+ 領域5は画素を分離する領域となる。

【0019】高解像度用受光素子 m と低解像度用受光素子 s とは、配線4及び副走査解像度切り換え手段2としてNMOSトランジスタを介して電気的に接続されている。ここで、配線4としては、たとえば、アルミニウムを主体とした配線材料やシリコンを主体とした低抵抗材料等、通常の半導体プロセスにおいて用いられる配線材料を用いることができる。また、本実施形態においては、副走査解像度切り換え手段2としてNMOSトランジスタを示しているが、他の電気的接続を制御する構成、たとえばPMOSトランジスタ、アナログスイッチ等を用いても良い。

【0020】図3は図1、図2に示す受光素子を備える光電変換装置の等価回路図であるが、図3には1画素の等価回路のみを図示しており、他の画素については省略している。以下、図3を用いて本実施形態の動作を説明する。

【0021】本実施形態においては、解像度制御信号(MODE)がローレベルの場合は高解像度モード、解像度制御信号(MODE)がハイレベルの場合は低解像度モードとなることとしている。

【0022】解像度制御信号(MODE)がローレベルの場合、高解像度モードとなり副走査解像度切り換え手段であるNMOSトランジスタ2はオフ状態となる。そのため、光信号を出力する受光素子は高解像度用受光素子 m のみとなる。高解像度用受光素子 m にて光電変換された光信号はソースホロア13を介して保持容量6に読み出され、その後、リセットスイッチ7で高解像度用受光素子 m をリセットした後、再び蓄積を開始する。一方、保持容量6に読み出された光信号は、シフトレジスタ8にて順次共通出力線10に読み出され、信号処理回路11で信号処理された後、出力端子Voutから出力される。

【0023】なお、本実施形態において、高解像度モードの場合、シフトレジスタ8は1画素ずつ順次走査する構成としている。すなわち、1画素目のシフトレジスタ出力線9-1が動作し、その後、共通出力線10をリセットスイッチ12にてリセットし、次に2画素目のシフトレジスタ出力線9-2が動作する。このような動作を最終画素の読み出しまで繰り返す。この場合、主走査方向、副走査方向ともに解像度600dpiが実現できる。

【0024】次に、解像度制御信号(MODE)がハイレベルの場合、副走査解像度切り換え手段であるNMO

Sトランジスタ2はオン状態となるため、高解像度用受光素子mと低解像度用受光素子sとから光信号が出力される。高解像度用受光素子m及び低解像度用受光素子sにて光電変換された光信号は、同様にソースホロア13を介して保持容量6に読み出され、その後、リセットスイッチ7で高解像度用受光素子m及び低解像度用受光素子sをリセットした後、再び電荷の蓄積を開始する。一方、保持容量6に読み出された光信号は、シフトレジスタ8にて順次共通出力線10に読み出され、信号処理回路11で信号処理された後、出力端子V_{out}から出力される。

【0025】本実施形態においては、低解像度モードの場合、シフトレジスタ8は2画素ずつ順次走査する構成としている。すなわち、1画素目の信号として、1画素目のシフトレジスタ出力線9-1と2画素目のシフトレジスタ出力線9-2とが同時に動作する。

【0026】その後、共通出力線10をリセットスイッチ12にてリセットし、次に2画素目信号として3画素目のシフトレジスタ出力線9-3と4画素目のシフトレジスタ出力線9-4とが同時に動作するという動作を最終画素の読み出しまで繰り返す。この場合、読み出される画素数は高解像度モード時の半分となり、主走査方向、副走査方向ともに解像度300dpiが実現できる。

【0027】本実施形態の光電変換装置の電荷の蓄積時間と、低解像度用受光素子sを設けていない解像度切り換え方式の光電変換装置の蓄積時間との比較を行う。本実施形態の光電変換装置における単位電荷あたりの光出力、すなわち電荷検出感度Rは次式を用いて表すことができる。

【0028】

$$R = 1 / CPD \times GSF \times CT / (CT + CH) \times GAMP$$

ここで、

CPD：受光部容量（ホトダイオード2のゲート部分の容量）

GSF：ソースホロアゲイン

CT：保持容量

CH：共通出力線容量

GAMP：信号処理回路部ゲイン

である。

【0029】また、光出力V_pは次式を用いて表すことができる。

$$V_p \propto L \times SPD \times t_s \times R$$

ここで、

L：単位面積あたりの入射光量

SPD：受光部面積

である。

【0031】したがって、入射光量、ソースホロアゲイン、アンプゲインが一定の場合、ある光出力を得るために必要な蓄積時間t_sは、

$$t_s \propto 1 / (L \times SPD \times R)$$

$$\propto CPD / (SPD \times CT / (CT + CH))$$

となる。

【0032】以下、本実施形態及び従来技術における高解像度時の受光部容量、保持容量、共通出力線容量、受光部面積及び1Vの光出力を得るために必要な蓄積時間を比較する。

【0033】

【表1】

	高解像度モード	従来技術 低解像度モード	本実施形態 低解像度モード
受光部容量 CPD	40 pF	40 pF	50 pF
保持容量 CT	5 pF	10 pF	10 pF
共通出力線容量 CH	5 pF	5 pF	5 pF
容量分割ゲイン CT/(CT+CH)	0.50	0.67	0.67
受光部面積相対比	1.0	1.0	1.9
蓄積時間	10 msec	7.5 msec	4.9 msec
蓄積時間相対比	1.00	0.75	0.49

表1より、本実施形態の光電変換装置の受光素子は、電荷の蓄積時間が従来技術の0.65倍であるため、1ラインあたりの読み取り時間を約1.5倍高速にすることができ、本実施形態の光電変換装置の受光素子が蓄積時間の低減、すなわち、読み取り速度の高速化において非

常に有効であることがわかる。

【0034】なお、本実施形態においては、密着型イメージセンサに用いる光電変換装置を例にあげているが、画素ピッチが数μ〜数10μで配置されている縮小光学系用の光電変換装置に本発明を適用することも可能であ

る。

【0035】また、受光素子は白黒用の光電変換装置のみならず、光源切り換え方式によるカラー用の光電変換装置や、カラーフィルタを設けたカラー用の光電変換装置にも適用可能である。

【0036】さらに、本実施形態においては、低解像度時の解像度が高解像度時の $1/2$ の例を示したが、たとえば、低解像度時の解像度が高解像度時の $1/3$ の場合も、低解像度用受光素子 s の副走査方向の大きさを変化させることにより実現できる。また、解像度切り換えも2種類に限定されず、たとえば3種類の解像度切り換えに対応することも可能である。

【0037】〔実施形態2〕図4は本実施形態の光電変換装置内の受光素子部分の平面概略図、図5は図2のb-b'部の断面構造図、図6は光電変換装置内の4画素分の受光素子の等価回路図である。なお、本実施形態においては、高解像度時1200dpi、低解像度時600dpiの解像度切り換え機能を有する密着型イメージセンサ用の光電変換装置について説明する。

【0038】図4において、光電変換装置1は、高解像度用受光素子 $m1, m2, \dots, mN$ 及び低解像度用受光素子 $s1, s2, \dots, sN$ が、主走査方向に $Xr1$ 、副走査方向に $Yr1$ のピッチで配置されている。本実施形態においては、高解像度時の解像度が1200dpi、低解像度時の解像度が600dpiであるため、 $Xr1 \approx Yr1 \approx 21.2\mu$
 $Xr2 \approx Yr2 \approx 42.3\mu$ となる。

【0039】また、おのおのの画素における高解像度用受光素子 $m1, m2, \dots, mN$ 及び低解像度用受光素子 $s1, s2, \dots, sN$ は副走査解像度切り換え手段21-1, 21-2, \dots , 21-Nを介して接続されており、かつ、副走査解像度切り換え手段21-1, 21-2, \dots , 21-Nは解像度制御信号(MODE)により制御される。

【0040】また、おのおのの受光素子で光電変換された光信号は、信号処理及び走査手段3にて処理された後、出力端子(Vout)より出力される。

【0041】図5は図4中のb-b'部の断面構造図である。本実施形態における各々の受光素子は、 $n^+/p/n$ 接合を有するホトダイオードで構成されている。本実施形態においては、ホトダイオードを形成するp領域にて規定された部分が実質的な光電変換領域となる。本実施形態におけるホトダイオードで光電変換された信号キャリアはフローティングディフュージョン領域20となるp'領域に転送される構成としている。

【0042】高解像度用受光素子 m と低解像度用受光素子 s とは、副走査解像度制御手段(転送スイッチ)21を介して電氣的に接続されており、MODEがハイレベルの場合には転送スイッチ21がオフされているため、

読み出しパルス(ΦTX)によって高解像度用受光素子 m のみの光キャリアがフローティングディフュージョン領域20に転送される。

【0043】また、MODEがローレベルの場合には転送スイッチ21が導通状態となり、読み出しパルス(ΦTX)によって高解像度用受光素子 m と低解像度用受光素子 s とで光電変換された光キャリアがフローティングディフュージョン領域20に転送される。

【0044】図6は、図4及び図5に示す受光素子を備える光電変換装置の等価回路図であるが、図6には1画素の等価回路のみを図示しており、他の画素については省略している。以下、図6を用いて本実施形態の動作を説明する。

【0045】本実施形態においては、解像度制御信号(MODE)がハイレベルの場合は高解像度モード、解像度制御信号(MODE)がローレベルの場合は低解像度モードとなるようにしている。

【0046】解像度制御信号(MODE)がハイレベルの場合、副走査解像度切り換え手段である転送スイッチ21はオフ状態となるため、光信号を出力する受光素子は高解像度用受光素子 m のみとなる。高解像度用受光素子 m にて光電変換された光キャリアは転送スイッチ22を介してフローティングディフュージョン領域20に転送される。

【0047】そして、光キャリアはソースホロア13で電荷-電圧変換された後、保持容量6に読み出され、その後、リセットスイッチ7でフローティングディフュージョン領域20をリセットした後、再び蓄積を開始する。一方、保持容量に読み出された信号は、シフトレジスタ8にて順次共通出力線10に読み出され、信号処理回路11で信号処理された後、出力端子Voutから出力される。

【0048】なお、本実施形態において、高解像度モードの場合、シフトレジスタ8は1画素ずつ順次走査する構成としている。すなわち、1画素目のシフトレジスタ出力線9-1が動作し、その後、共通出力線10をリセットスイッチ12にてリセットし、次に2画素目のシフトレジスタ出力線9-2が動作する。このような動作を最終画素の読み出しまで繰り返す。この場合、主走査方向、副走査方向ともに解像度1200dpiが実現できる。

【0049】次に、解像度制御信号(MODE)がローレベルの場合、副走査解像度切り換え手段である転送スイッチ21はオン状態となるため、高解像度用受光素子 m と低解像度用受光素子 s とから光信号が出力される。高解像度用受光素子 m 及び低解像度用受光素子 s にて光電変換された光キャリアは、同様にソースホロア13を介して保持容量6に読み出される。

【0050】その後、リセットスイッチ7でフローティングディフュージョン領域20をリセットした後、再び

電荷の蓄積を開始する。一方、保持容量6に読み出された光信号は、シフトレジスタ8にて順次共通出力線10に読み出され、信号処理回路11で信号処理された後、出力端子Voutから出力される。

【0051】本実施形態においては、低解像度モードの場合、シフトレジスタ8は2画素ずつ順次走査する構成としている。すなわち、1画素目の信号として、1画素目のシフトレジスタ出力線9-1と2画素目のシフトレジスタ出力線9-2とが同時に動作し、その後、共通出力線10をリセットスイッチ12にてリセットし、次に2画素目信号として3画素目のシフトレジスタ出力線9-3と4画素目のシフトレジスタ出力線9-4とが同時に動作する。

【0052】このような動作を最終画素の読み出しまで繰り返す。この場合、読み出される画素数は高解像度モード時の半分となり、主走査方向、副走査方向ともに解像度600dpiが実現できる。

【0053】本実施形態において、低解像度用受光素子sを有していない、解像度切り換え方式の蓄積時間の比較を行う。

【0054】本実施形態の光電変換装置における単位電荷あたりの光出力、すなわち電荷検出感度Rは次式を用いて表すことができる。

【0055】
$$R = 1 / (CFD \times GSF \times CT / (CT + CH) \times GAMP)$$
ここで、

CFD：フローティングディフュージョン部容量

GSF：ソースホロアゲイン

CT：保持容量

CH：共通出力線容量

GAMP：信号処理回路部ゲイン

である。

【0056】また、光出力Vpは次式を用いて表すことができる。

【0057】
$$Vp \propto L \times SPD \times ts \times R$$

ここで、

L：単位面積あたりの入射光量

SPD：受光部面積

である。

【0058】したがって、入射光量、ソースホロアゲイン、アンパゲインが一定の場合、ある光出力を得るために必要な蓄積時間tsは、

$$ts \propto 1 / (L \times SPD \times R)$$
$$\propto CFD / (SPD \times CT / (CT + CH))$$
となる。

【0059】以下、本実施形態及び従来技術における高解像度時の受光部容量、保持容量、共通出力線容量、受光部面積及び1Vの光出力を得るために必要な蓄積時間を比較する。

【0060】

【表2】

	高解像度モード	従来技術 低解像度モード	本実施形態 低解像度モード
FD部容量 CFD	20pF	20pF	20pF
保持容量 CT	10pF	20pF	20pF
共通出力線容量 CH	8pF	8pF	8pF
容量分割ゲイン CT/(CT+CH)	0.56	0.71	0.71
受光部面積相対比	1.0	1.0	2.0
蓄積時間	10msec	7.9msec	3.9msec
蓄積時間相対比	1.00	0.79	0.39

表2より、本実施形態の光電変換装置の受光素子は、電荷の蓄積時間が、従来技術の0.49倍であるため、1ラインあたりの読み取り時間を約2倍高速にすることができ、本実施形態が蓄積時間の低減、すなわち、読み取り速度の高速化において非常に有効であることがわかる。

【0061】〔実施形態3〕図7は本実施形態の光電変換装置内の4画素分の受光素子の等価回路図である。なお、本実施形態は、主走査方向と副走査方向との解像度

を、任意に切り換えることが可能な解像度切り換え機能を有する光電変換装置である。図7は本実施形態における4画素分の等価回路図であるが、図7には1画素の等価回路のみを図示しており、他の画素については省略している。

【0062】以下、図7を用いて本実施形態の動作を説明する。

【0063】本実施形態においては、主走査解像度制御信号端子(MODE_M)、副走査解像度制御信号端子

(MODE_S)を設け、おのおのの組み合わせにより、主走査方向、副走査方向の解像度が独立に制御可能な構成としている。

【0064】本実施形態においては、主走査方向及び副走査方向は、ともに解像度制御信号がハイレベルの場合は高解像度モード、ローレベルの場合は低解像度モードとなるように構成されている。

【0065】なお、本実施形態において、解像度制御信号を、主走査方向と副走査方向とに独立に設けたこと及

び高解像度時の解像度を600dpi、低解像度時の解像度を300dpiに設定したこと以外は実施形態2と同様である。

【0066】本実施形態における解像度制御信号と解像度の関係及び1ラインあたりの読み取り速度の比較例を以下に示す。

【0067】

【表3】

主走査方向 解像度制御信号 (MODE_M)	副走査方向 解像度制御信号 (MODE_S)	主走査 解像度	副走査 解像度	読み取り速度(msec)	
				本実施形態	従来技術
H	H	600 dpi	600 dpi	3.0	5.0
H	L	600 dpi	300 dpi	2.5	5.0
L	H	300 dpi	600 dpi	4.0	4.0
L	L	300 dpi	300 dpi	2.0	4.0

表3に示すように、本実施形態の光電変換装置は、主走査方向及び副走査方向の解像度を任意に切り換えることができる。さらに、従来技術と比較して、特に副走査方向の低解像度時の読み取り速度を高速化することができる。

【0068】〔実施形態4〕図8は本実施形態の光電変換装置の等価回路図である。本実施形態は、受光素子としてホトトランジスタを用いた電流読み出し型の光電変換装置について説明する。

【0069】本実施形態は、受光素子として、高解像度用ホトトランジスタ31a~31l及び低解像度用ホトトランジスタ31'a~31'lが設けられている。ここで、おのおののホトトランジスタ31a~31l、31'a~31'lは、主走査方向及び副走査方向に300dpiの解像度で配置されている。したがって、本実施形態では、主走査方向及び副走査方向の解像度は、高解像度時に300dpi、低解像度時に150dpiとなる。

【0070】また、おのおのの高解像度用ホトトランジスタ31a~31l及び低解像度用ホトトランジスタ31'a~31'lには、読み出しスイッチ33a~33l、33'a~33'lが設けられており、これらはシフトレジスタ8により順次駆動され、高解像度用ホトトランジスタ31a~31l及び低解像度用ホトトランジスタ31'a~31'lの光電流を順次読み出す。

【0071】シフトレジスタ8は、解像度切り換え制御信号(MODE)により制御され、低解像度時には高解像度用ホトトランジスタと低解像度用ホトトランジスタとの両方を、隣接画素も含めて同時に読み出す。各々のホトトランジスタから読み出された光信号は、信号処理

回路30により電流-電圧変換され、出力端子(VOUT)より出力される。また、信号処理回路30にも解像度制御信号(MODE)が供給され、解像度に応じて高解像度用ホトトランジスタ31a~31l及び低解像度用ホトトランジスタ31'a~31'lから読み出された光電流の加算処理を行う。

【0072】本実施形態においては、低解像度時の受光面積は高解像度時の4倍にすることができる。したがって、低解像度用ホトトランジスタ31'a~31'lを設けずに、隣接画素のみを加算して出力する場合と比較して、読み取り速度を2倍にすることができる。

【0073】以上説明したように、本実施形態は一括読み出し方式の光電変換装置のみならず順次読み出し方式の光電変換装置に適用しても、その効果が得られる。

【0074】〔実施形態5〕図9は本実施形態の光電変換装置内の受光素子部分の平面概略図、図10は図9のa-a'部の断面構造図、図11は光電変換装置内の4画素分の受光素子の等価回路図である。なお、本実施形態においては、高解像度時600dpi、低解像度時300dpiの解像度切り換え機能を有する密着型イメージセンサ用の光電変換装置について説明する。

【0075】図9において、光電変換装置1は、高解像度用受光素子m1、m2、…、mN及び低解像度用受光素子s1、s2、…、sNが、主走査方向にXr1、副走査方向にYr1のピッチで配置されている。本実施形態においては、高解像度時の解像度が600dpi、低解像度時の解像度が300dpiであるため、 $Xr1 \approx Yr1 \approx 42.3\mu$
 $Xr2 \approx Yr2 \approx 84.6\mu$ となる。

【0076】また、おのおのの画素における高解像度用受光素子 $m1, m2, \dots, mN$ 及び低解像度用受光素子 $s1, s2, \dots, sN$ は副走査解像度切り換え手段 $2-1, 2-2, \dots, 2-N$ を介して配線4で接続されており、かつ、副走査解像度切り換え手段 $2-1, 2-2, \dots, 2-N$ 、及び低解像度用受光素子電位固定手段 $2'-1, 2'-2, \dots, 2'-N$ は解像度制御信号(MODE)及び解像度制御信号の反転信号(MODEB)により制御される。

【0077】さらに、おのおのの受光素子で光電変換された光信号は信号処理及び走査手段3にて処理された後、出力端子(Vout)より出力される。

【0078】図10は図9中のa-a'部の断面構造図である。本実施形態における高解像度用受光素子 m 及び低解像度用受光素子 s は、 p^+ / n^- 接合を有するホトダイオードで構成されている。本実施形態においては、ホトダイオードを形成する p^+ 領域の周囲に n^- 領域を介して設けられた n^+ 領域5にて規定された部分が実質的な光電変換領域となる。

【0079】高解像度用受光素子 m と低解像度用受光素子 s とは、配線4及び副走査解像度切り換え手段2としてNMOSTランジスタを介して電氣的に接続されている。ここで、配線4としては、たとえば、アルミニウムを主体とした配線材料やシリコンを主体とした低抵抗材料等、通常の半導体プロセスにおいて用いられる配線材料を用いることができる。また、本実施形態においては、副走査解像度切り換え手段2及び低解像度用受光素子電位固定手段2'として、NMOSTランジスタを示しているが、他の電氣的接続を制御する構成、たとえばPMOSTランジスタ、アナログスイッチ等を用いても良い。

【0080】図11は図9、図10の4画素分の等価回路図であるが、図11には1画素の等価回路のみを図示しており、他の画素については省略している。以下、図11を用いて本発明の動作を説明する。

【0081】本実施形態においては、解像度制御信号(MODE)がローレベルの場合は高解像度モード、解像度制御信号(MODE)がハイレベルの場合は低解像度モードとなることとしている。

【0082】解像度制御信号(MODE)がローレベルの場合、高解像度モードとなり副走査解像度切り換え手段であるNMOSTランジスタ2はオフ状態となる。そのため、光信号を出力する受光素子は高解像度用受光素子 m のみとなる。高解像度用受光素子 m にて光電変換された光信号はソースホロア13を介して保持容量6に読み出され、その後、リセットスイッチ7で高解像度用受光素子 m をリセットした後、再び蓄積を開始する。一方、保持容量6に読み出された光信号は、シフトレジスタ8にて順次共通出力線10に読み出され、信号処理回路11で信号処理された後、出力端子Voutから出力

される。

【0083】なお、本実施形態において、高解像度モードの場合、シフトレジスタ8は1画素ずつ順次走査する構成としている。すなわち、1画素目のシフトレジスタ出力線9-1が動作し、その後、共通出力線10をリセットスイッチ12にてリセットし、次に2画素目のシフトレジスタ出力線9-2が動作する。このような動作を最終画素の読み出しまで繰り返す。この場合、主走査方向、副走査方向ともに解像度600dpiが実現できる。

【0084】この高解像度モードにおいては、低解像度用受光素子 s を非選択状態としているが、一方、低解像度用受光素子電位固定手段であるNMOSTスイッチ2'を導通状態としているため、低解像度用受光素子 s の電位は電源(VR)の電位に固定され、低解像度用受光素子 s で光電変換された光キャリアはVRへ流れる。したがって、低解像度用受光素子 s で光電変換された光キャリアが高解像度用受光素子 m や、近接する受光素子に流れ込むことによって生じるクロストークや偽信号等の不具合を抑制することができる。

【0085】次に解像度制御信号(MODE)がハイレベルの場合、副走査解像度切り換え手段であるNMOSTランジスタ2はオン状態となり、かつ低解像度用受光素子電位固定手段であるNMOSTスイッチ2'はオフ状態であるため、高解像度用受光素子 m と低解像度用受光素子 s とから光信号が出力される。

【0086】高解像度用受光素子 m 及び低解像度用受光素子 s にて光電変換された光信号は、同様にソースホロア13を介して保持容量6に読み出され、その後、リセットスイッチ7で高解像度用受光素子 m 及び低解像度用受光素子 s をリセットした後、再び電荷の蓄積を開始する。一方、保持容量6に読み出された光信号は、シフトレジスタ8にて順次共通出力線10に読み出され、信号処理回路11で信号処理された後、出力端子Voutから出力される。

【0087】本実施形態においては、低解像度モードの場合、シフトレジスタ8は2画素ずつ順次走査する構成としている。すなわち、1画素目の信号として、1画素目のシフトレジスタ出力線9-1と2画素目のシフトレジスタ出力線9-2とが同時に動作する。

【0088】その後、共通出力線10をリセットスイッチ12にてリセットし、次に2画素目信号として3画素目のシフトレジスタ出力線9-3と4画素目のシフトレジスタ出力線9-4とが同時に動作するという動作を最終画素の読み出しまで繰り返す。この場合、読み出される画素数は高解像度モード時の半分となり、主走査方向、副走査方向ともに解像度300dpiが実現できる。

【0089】なお、本実施形態においては、副走査解像度切り換え手段2及び低解像度用受光素子電位固定手段

2' としてNMOSTランジスタを用いているため、副走査解像度切り換え手段2の制御信号として解像度制御信号(MODE)を用い、低解像度用受光素子電位固定手段2'の制御信号として解像度制御信号(MODE)の反転信号(MODEB)を用いている。

【0090】解像度制御信号(MODE)によって低解像度用受光素子sが選択されている場合には、低解像度用受光素子電位固定手段2'は非導通状態となり、低解像度用受光素子sが選択されていない場合には、低解像度用受光素子電位固定手段2'は導通状態となることが必要であるため、副走査解像度切り換え手段2及び低解像度用受光素子電位固定手段2'が同種類の素子の場合には、その制御信号の極性はお互いに反転している必要がある。

【0091】したがって、たとえば、副走査解像度切り換え手段2がNMOSTランジスタ、低解像度用受光素子電位固定手段2'がPMOSTランジスタで構成されている場合、副走査解像度切り換え手段2及び低解像度用受光素子電位固定手段2'は同一の制御信号を用いることができる。

【0092】また、本実施形態においては低解像度用受光素子電位固定手段2'に接続される電源(VR)として任意の独立した電源を用いているが、高解像度用受光素子mのリセット電源と共有しても構わない。

【0093】以下に、本実施形態において、低解像度用受光素子sを設けていない、従来の解像度切り換え方式の蓄積時間の比較を行う。

【0094】本実施形態の光電変換装置における単位電荷あたりの光出力、すなわち電荷検出感度Rは次式を用

いて表すことができる。

【0095】

$$R = 1 / CPD \times GSF \times CT / (CT + CH) \times GAMP$$

ここで、

CPD：受光部容量

GSF：ソースホロアゲイン

CT：保持容量

CH：共通出力線容量

GAMP：信号処理回路部ゲイン

である。

【0096】また、光出力Vpは次式を用いて表すことができる。

$$Vp \propto L \times SPD \times ts \times R$$

ここで、

L：単位面積あたりの入射光量

SPD：受光部面積

である。

【0098】したがって、入射光量、ソースホロアゲイン、アンプゲインが一定の場合、ある光出力を得るために必要な蓄積時間tsは、

$$ts \propto 1 / (L \times SPD \times R)$$

$$\propto CPD / (SPD \times CT / (CT + CH))$$

となる。

【0099】以下、本実施形態及び従来技術における高解像度時の受光部容量、保持容量、共通出力線容量、受光部面積及び1Vの光出力を得るために必要な蓄積時間を比較する。

【0100】

【表4】

	高解像度モード	従来技術 低解像度モード	本実施形態 低解像度モード
受光部容量 CPD	40 pF	40 pF	50 pF
保持容量 CT	5 pF	10 pF	10 pF
共通出力線容量 CH	5 pF	5 pF	5 pF
容量分割ゲイン CT/(CT+CH)	0.50	0.67	0.67
受光部面積相対比	1.0	1.0	1.9
蓄積時間	10 msec	7.5 msec	4.9 msec
蓄積時間相対比	1.00	0.75	0.49

表4より、本実施形態の光電変換装置の受光素子は、電荷の蓄積時間が従来技術の0.65倍であるため、1ラインあたりの読み取り時間を約1.5倍高速にすることが可能となり、本実施形態の光電変換装置の受光素子が蓄積時間の低減、すなわち、読み取り速度の高速化において非常に有効であることがわかる。

【0101】なお、本実施形態においては、密着型イメージセンサに用いる光電変換装置を例にあげているが、画素ピッチが数μ〜数10μで配置されている縮小光学系用の光電変換装置に本発明を適用することも可能である。

【0102】また、受光素子は白黒用の光電変換装置の

みならず、光源切り換え方式によるカラー用の光電変換装置や、カラーフィルタを設けたカラー用の光電変換装置にも適用可能である。

【0103】さらに、本実施形態においては、低解像度時の解像度が高解像度時の1/2の例を示したが、たとえば、低解像度時の解像度が高解像度時の1/3の場合も、低解像度用受光素子sの副走査方向の大きさを変化させることにより実現できる。また、解像度切り換えも2種類に限定されず、たとえば、3種類の解像度切り換えに対応することも可能である。

【0104】〔実施形態6〕図12は本実施形態の光電変換装置内の受光素子部分の平面概略図、図13は図12のb-b'部の断面構造図、図14は光電変換装置内の4画素分の受光素子の等価回路図である。なお、本実施形態においては、高解像度時1200dpi、低解像度時600dpiの解像度切り換え機能を有する密着型イメージセンサ用の光電変換装置について説明する。

【0105】図12において、光電変換装置1は、高解像度用受光素子m1, m2, ..., mN及び低解像度用受光素子s1, s2, ..., sNが、主走査方向にXr1、副走査方向にYr1のピッチで配置されている。本実施形態においては、高解像度時の解像度が1200dpi、低解像度時の解像度が600dpiであるため、 $Xr1 \cong Yr1 \cong 21.2\mu$
 $Xr2 \cong Yr2 \cong 42.3\mu$ となる。

【0106】また、おのおのの画素における高解像度用受光素子m1, m2, ..., mN及び低解像度用受光素子s1, s2, ..., sNは副走査解像度切り換え手段21-1, 21-2, ..., 21-Nを介して接続されており、かつ、副走査解像度切り換え手段21-1, 21-2, ..., 21-Nは解像度制御信号(MODE)により制御される。

【0107】さらに、低解像度用受光素子s1, s2, ..., sNは低解像度用受光素子電位固定手段21'-1, 21'-2, ..., 21'-Nを介して電源(VR)に接続されており、低解像度用受光素子電位固定手段21'-1, 21'-2, ..., 21'-Nは解像度制御信号(MODE)の反転信号(MODEB)により制御される。

【0108】また、おのおのの受光素子で光電変換された光信号は信号処理及び走査手段3にて処理された後、出力端子(Vout)より出力される。

【0109】図13は図12中のb-b'部の断面構造図である。本実施形態における受光素子は、n⁺/p/n接合を有するホトダイオードで構成されている。本実施形態においては、ホトダイオードを形成するp領域にて規定された部分が実質的な光電変換領域となる。本実施形態におけるホトダイオードで光電変換された信号キャリアはフローティングディフュージョン領域20とな

るp⁺領域に転送される構成としている。

【0110】高解像度用受光素子mと低解像度用受光素子sとは、副走査解像度制御手段(転送スイッチ)21を介して電氣的に接続されており、MODEがハイレベルの場合には転送スイッチ21がオフされているため、読み出しパルス(ΦTX)によって高解像度用受光素子mのみの光キャリアがフローティングディフュージョン領域20に転送される。

【0111】また、MODEがローレベルの場合には転送スイッチ21がオン状態となり、読み出しパルス(ΦTX)によって高解像度用受光素子mと低解像度用受光素子sとで光電変換された光キャリアがフローティングディフュージョン領域20に転送される。

【0112】図14は図12、図13の4画素分の等価回路図であるが、図14には1画素の等価回路のみを図示しており、他の画素については省略している。以下、図14を用いて本実施形態の動作を説明する。

【0113】本実施形態においては、解像度制御信号(MODE)がハイレベルの場合は高解像度モード、解像度制御信号(MODE)がローレベルの場合は低解像度モードとなるようにしている。

【0114】解像度制御信号(MODE)がハイレベルの場合、副走査解像度切り換え手段である転送スイッチ21はオフ状態となるため、光信号を出力する受光素子は高解像度用受光素子mのみとなる。高解像度用受光素子mにて光電変換された光キャリアは転送スイッチ22を介してカーソル移動システム領域に転送される。

【0115】そして、光キャリアはソースホロア13で電荷-電圧変換された後、保持容量6に読み出され、その後、リセットスイッチ7でカーソル移動システム領域をリセットした後、再び蓄積を開始する。一方、保持容量に読み出された信号はシフトレジスタ8にて順次共通出力線に読み出され、信号処理回路11で信号処理された後、出力端子Voutから出力される。

【0116】このとき、PMOSスイッチ21'はオン状態であるため、低解像度用受光素子sにて光電変換された光キャリアはPMOSスイッチ21'を介して電源(VR)へ流れる。したがって、低解像度用受光素子sで生成された光キャリアが他の受光素子に混入することを抑制することができる。

【0117】なお、本実施形態において、高解像度モードの場合、シフトレジスタ8は1画素ずつ順次走査する構成としている。すなわち、1画素目のシフトレジスタ出力線9-1が動作し、その後、共通出力線10をリセットスイッチ12にてリセットし、次に2画素目のシフトレジスタ出力線9-2が動作する。このような動作を最終画素の読み出しまで繰り返す。この場合、主走査方向、副走査方向ともに解像度1200dpiが実現できる。

【0118】次に解像度制御信号(MODE)がローレ

ベルの場合、副走査解像度切り換え手段である転送スイッチ21はオン状態、PMOSスイッチ21'はオフ状態となるため、高解像度用受光素子mと低解像度用受光素子sとから光信号が出力される。高解像度用受光素子m及び低解像度用受光素子sにて光電変換された光キャリアは、同様にソースホロア13を介して保持容量6に読み出される。

【0119】その後、リセットスイッチ7でカーソル移動システム領域をリセットした後、再び電荷の蓄積を開始する。一方、保持容量6に読み出された光信号は、シフトレジスタ8にて順次共通出力線10に読み出され、信号処理回路11で信号処理された後、出力端子Voutから出力される。

【0120】本実施形態においては、低解像度モードの場合、シフトレジスタ8は2画素ずつ順次走査する構成としている。すなわち、1画素目の信号として、1画素目のシフトレジスタ出力線9-1と2画素目のシフトレジスタ出力線9-2とが同時に動作し、その後、共通出力線10をリセットスイッチ12にてリセットし、次に2画素目信号として3画素目のシフトレジスタ出力線9-3と4画素目のシフトレジスタ出力線9-4とが同時に動作する。

【0121】このような動作を最終画素の読み出しまで繰り返す。この場合、読み出される画素数は高解像度モード時の半分となり、主走査方向、副走査方向ともに解像度600dpiが実現できる。

【0122】本実施形態の光電変換装置の電荷の蓄積時間と、低解像度用受光素子sを設けていない解像度切り換え方式の光電変換装置の蓄積時間との比較を行う。本実施形態の光電変換装置における単位電荷あたりの光出

力、すなわち電荷検出感度Rは次式を用いて表すことができる。

【0123】

$$R = 1 / (CFD \times GSF \times CT) / (CT + CH) \times GAMP$$

ここで、

CFD：フローティングディフュージョン部容量

GSF：ソースホロアゲイン

CT：保持容量

CH：共通出力線容量

GAMP：信号処理回路部ゲイン

である。

【0124】また、光出力Vpは次式を用いて表すことができる。

$$Vp \propto L \times SPD \times ts \times R$$

ここで、

L：単位面積あたりの入射光量

SPD：受光部面積

である。

【0126】したがって、入射光量、ソースホロアゲイン、アンパゲインが一定の場合、ある光出力を得るために必要な蓄積時間tsは、

$$ts \propto 1 / (L \times SPD \times R)$$

$$\propto CFD / (SPD \times CT / (CT + CH))$$

となる。

【0127】以下、本実施形態及び従来技術における高解像度時の受光部容量、保持容量、共通出力線容量、受光部面積及び1Vの光出力を得るために必要な蓄積時間を比較する。

【0128】

【表5】

	高解像度モード	従来技術 低解像度モード	本実施形態 低解像度モード
FD部容量 CFD	20pF	20pF	20pF
保持容量 CT	10pF	20pF	20pF
共通出力線容量 CH	8pF	8pF	8pF
容量分割ゲイン CT/(CT+CH)	0.56	0.71	0.71
受光部面積相対比	1.0	1.0	2.0
蓄積時間	10msec	7.9msec	3.9msec
蓄積時間相対比	1.00	0.79	0.39

表5より、本実施形態の光電変換装置の受光素子は、電荷の蓄積時間が従来技術の0.49倍であるため、1ラインあたりの読み取り時間を約2倍高速にすることができ、本実施形態が蓄積時間の低減、すなわち、読み取り速度の高速化において非常に有効であることがわかる。

【0129】〔実施形態7〕図15は本実施形態の光電変換装置内の4画素分の受光素子の等価回路図である。なお、本実施形態は、主走査方向と副走査方向の解像度を任意に切り換えることが可能な解像度切り換え機能を有する光電変換装置である。図15は本実施形態におけ

る4画素分の等価回路図であるが、図15には1画素の等価回路のみを図示しており、他の画素については省略している。

【0130】以下、図15を用いて本実施形態の動作を説明する。

【0131】本実施形態においては、主走査解像度制御信号端子(MODE_M)、副走査解像度制御信号端子(MODE_S)を設け、おのおのの組み合わせにより、主走査方向、副走査方向の解像度が独立に制御可能な構成としている。

【0132】本実施形態においては、主走査方向及び副走査方向は、ともに解像度制御信号がハイレベルの場合は高解像度モード、ローレベルの場合は低解像度モードとなるように構成されている。ここで、低解像度用受光

素子電位固定手段となるPMOSスイッチ21'の制御信号は、副走査解像度制御信号(MODE_S)の反転信号(MODE_SB)を用いている。

【0133】なお、本実施形態において、解像度制御信号を、主走査方向と副走査方向とに独立に設けたこと及び高解像度時の解像度を600dpi、低解像度時の解像度を300dpiに設定したこと以外は実施形態7と同様である。

【0134】本実施形態における解像度制御信号と解像度の関係及び1ラインあたりの読み取り速度の比較例を以下に示す。

【0135】

【表6】

主走査方向 解像度制御信号 (MODE_M)	副走査方向 解像度制御信号 (MODE_S)	主走査 解像度	副走査 解像度	読み取り速度(msec)	
				本実施形態	従来技術
H	H	600 dpi	600 dpi	5.0	5.0
H	L	600 dpi	300 dpi	2.5	5.0
L	H	300 dpi	600 dpi	4.0	4.0
L	L	300 dpi	300 dpi	2.0	4.0

表6に示すように、本実施形態の光電変換装置は、主走査方向及び副走査方向の解像度を任意に切り換えることができる。さらに、従来技術と比較して、特に副走査方向の低解像度時の読み取り速度を高速化することができる。

【0136】〔実施形態8〕図16は本実施形態の光電変換装置の等価回路図である。本実施形態は、受光素子としてホトトランジスタを用いた電流読み出し型の光電変換装置について説明する。

【0137】本実施形態は、受光素子として、高解像度用ホトトランジスタ31a~31l及び低解像度用ホトトランジスタ31'a~31'lが設けられている。ここで、おのおののホトトランジスタ31a~31l、31'a~31'lは、主走査方向及び副走査方向に300dpiの解像度で配置されている。したがって、本実施形態では、主走査方向及び副走査方向の解像度は、高解像度時に300dpi、低解像度時に150dpiとなる。

【0138】また、おのおの高解像度用ホトトランジスタ31a~31l及び低解像度用ホトトランジスタ31'a~31'lには、読み出しスイッチ33a~33l、33'a~33'lが設けられており、これらはシフトレジスタ8により順次駆動され、高解像度用ホトトランジスタ31a~31l及び低解像度用ホトトランジスタ31'a~31'lの光電流を順次読み出す。

【0139】シフトレジスタ8は、解像度切り換え制御信号(MODE)により制御され、低解像度時には高解像度用ホトトランジスタと低解像度用ホトトランジスタとの両方を、隣接画素も含めて同時に読み出す。

【0140】また、高解像度モード時は、高解像度用シフトレジスタ出力線40a~40lが順次動作し、高解像度用ホトトランジスタ31a~31lの出力を順次読み出すが、低解像度用ホトトランジスタ31'a~31'lを駆動する高解像度用シフトレジスタ出力線41a~41lは常時オン状態となり、かつ、低解像度用ホトトランジスタ固定手段となるNMOSスイッチ35もオン状態となるため、低解像度用ホトトランジスタ31'a~31'lの光電流は電源(VR)へ流れ、出力線は電源(VR)の電位に固定される。

【0141】したがって、高解像度モード時に低解像度用ホトトランジスタ31'a~31'lで発生した光信号が高解像度用ホトトランジスタ31a~31lの出力に影響を与えることを抑制できる。

【0142】各々のホトトランジスタから読み出された光信号は、信号処理回路30により電流-電圧変換され、出力端子(VOU)より出力される。また、信号処理回路30にも解像度制御信号(MODE)が供給され、解像度に応じて高解像度用ホトトランジスタ31a~31l及び低解像度用ホトトランジスタ31'a~31'lから読み出された光電流の加算処理を行う。

【0143】本実施形態においては、低解像度時の受光面積は高解像度時の4倍にすることができる。したがって、低解像度用ホトトランジスタ $31'a \sim 31'1$ を設けずに、隣接画素のみを加算して出力する場合と比較して、読み取り速度を2倍にすることができる。

【0144】以上説明したように、本実施形態は一括読み出し方式の光電変換装置のみならず順次読み出し方式の光電変換装置に適用しても、その効果が得られる。

【0145】〔実施形態9〕図17は本実施形態における密着型イメージセンサユニットのブロック図、図18は図17の密着型イメージセンサユニットを用いた画像入力システムのブロック図である。本実施形態は、実施形態4及び8の光電変換装置を用いて密着型イメージセンサユニットを構成し、さらにこの密着型イメージセンサユニットを画像読み取りシステムに応用した一例である。

【0146】密着型イメージセンサユニット50はセンサモジュール基板51と、光源手段52と、結像手段53とを備える。本実施形態においては、光源手段52として、LED及びLEDの光を原稿面に均一に照射するための光導光体を用いているが、たとえば、LEDチップを複数個一次元状に実装した光源や冷陰極管等の光源を用いても構わない。

【0147】また、本実施形態においては、結像手段53として、ガラスを主体としたレンズアレイを用いているが、他の材料からなる光学部品でも良い。本実施形態におけるセンサモジュール基板51は、セラミック基板上に実施形態8に示した本発明の光電変換装置1を一次元状に複数個実装した構成としている。

【0148】さらに、出力端子(VOUT)及び主走査解像度制御信号端子(MODE_M)、副走査解像度制御信号端子(MODE_S)は、センサモジュール基板51上のすべての光電変換装置に共通に接続されている。光電変換装置1は上記実施形態8に示したものに限定されず、他の光電変換装置を適用することもできる。さらにまた、密着型イメージセンサユニット50には光源手段を駆動/制御するための光源駆動端子56が設けられている。

【0149】図18は、図17に示した密着型イメージセンサユニット50を用いた画像入力システムの一例である。本実施形態の画像入力システム100は、密着型イメージセンサユニット中の光電変換装置や光源を電気的に駆動するセンサ駆動手段101と、密着型イメージセンサユニットから出力される信号の信号処理を行う信号処理手段102と、密着型イメージセンサユニットの副走査方向の移動を制御するセンサ位置制御手段103とを備えている。

【0150】さらに、CPUにより画像入力システムの動作が制御される構成としている。CPUは、主走査解像度制御信号(MODE_M)及び副走査解像度制御信

号(MODE_S)を出力し、これらの信号は画像入力システムに入力され、画像入力システム中において、センサ駆動手段101及びセンサ位置制御手段103に供給されている。

【0151】次に本実施形態の動作を説明する。

【0152】外部のおおのの解像度制御信号は、ハイレベルの場合に高解像度モード(600dpi)、ローレベルの場合に低解像度モード(300dpi)、とCPUで設定され出力される。密着型イメージセンサユニット50の1ラインの画素数を5000画素とすると、主走査方向及び副走査方向は、ともに高解像度モードの場合、ある1ラインの5000画素の信号を読み取った後に、センサ位置制御手段103により密着型イメージセンサユニット50を600dpi相当の距離、すなわち、およそ42.3 μ m副走査方向に移動させ、次のラインの情報を読み取る。この動作を繰り返すことにより、所望の原稿の情報を主走査解像度600dpi、副走査解像度600dpiで画像情報を読み取ることができる。

【0153】また、主走査方向は高解像度モード、副走査方向は低解像度モードで画像情報の読み取りをする場合には、ある1ラインの5000画素の信号を読み取った後に、センサ位置制御手段103により密着型イメージセンサユニットを300dpi相当の距離、すなわち、およそ84.6 μ m副走査方向に移動させ、次のラインの情報を読み取る。この動作を繰り返すことにより、所望の原稿の情報を主走査解像度600dpi、副走査解像度300dpiで画像情報を読み取ることができる。

【0154】本実施形態において、センサ位置制御手段103は、たとえばステッピングモータ、シャフト、ベルト等の機構部品を組み合わせて構成することができる。また、本実施形態においては、原稿を固定し、イメージセンサを副走査方向に移動させることにより走査する例を示しているが、イメージセンサを固定し、原稿を副走査方向に移動させる方式、いわゆる、シートフィード方式の画像読み取りシステムの場合にも適用できる。

【0155】以上示したように、本実施形態の画像読み取りシステムは、イメージセンサの主走査方向及び副走査方向の移動を最適に制御することにより、任意の解像度の画像情報を効率よく読み取ることができる。

【0156】

【発明の効果】以上示したように、本発明は、主走査方向及び副走査方向に配列された複数の受光素子を有する光電変換手段と、主走査方向及び副走査方向に配列された複数の受光素子のうち、読み出す信号を選択することにより、解像度を切り換える解像度切り換え手段とを備える。したがって、主走査方向及び副走査方向の解像度を任意に設定することができ、かつ低解像度時の読み取り時間を高速化できる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態の光電変換装置の受光素子部分の平面概略図である。

【図2】図1におけるa-a'部の断面構造図である。

【図3】本発明の第1の実施形態の光電変換装置の等価回路図(4画素分)である。

【図4】本発明の第2の実施形態の光電変換装置の受光素子部分の平面概略図である。

【図5】図4におけるb-b'部の断面構造図である。

【図6】第2の実施形態の光電変換装置の等価回路図(4画素分)である。

【図7】本発明の第3の実施形態の光電変換装置の等価回路図(4画素分)である。

【図8】本発明の第4の実施形態の光電変換装置の等価回路図である。

【図9】本発明の第5の実施形態の光電変換装置の受光素子部分の平面概略図である。

【図10】図9におけるa-a'部の断面構造図である。

【図11】本発明の第5の実施形態の光電変換装置の等価回路図(4画素分)である。

【図12】本発明の第6の実施形態の光電変換装置の受光素子部分の平面概略図である。

【図13】図12におけるb-b'部の断面構造図である。

【図14】本発明の第6の実施形態における光電変換装置の等価回路図(4画素分)である。

【図15】本発明の第7の実施形態における光電変換装置の等価回路図(4画素分)である。

【図16】本発明の第8の実施形態における光電変換装置の等価回路図である。

【図17】本発明の第9の実施形態における密着型イメージセンサユニットのブロック図である。

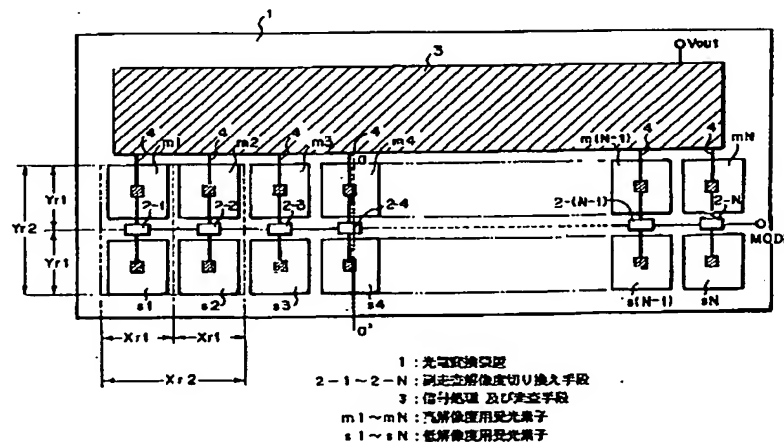
【図18】本発明の第9の実施形態における画像入力システムのブロック図である。

【図19】従来技術(1)の光電変換装置の等価回路図である。

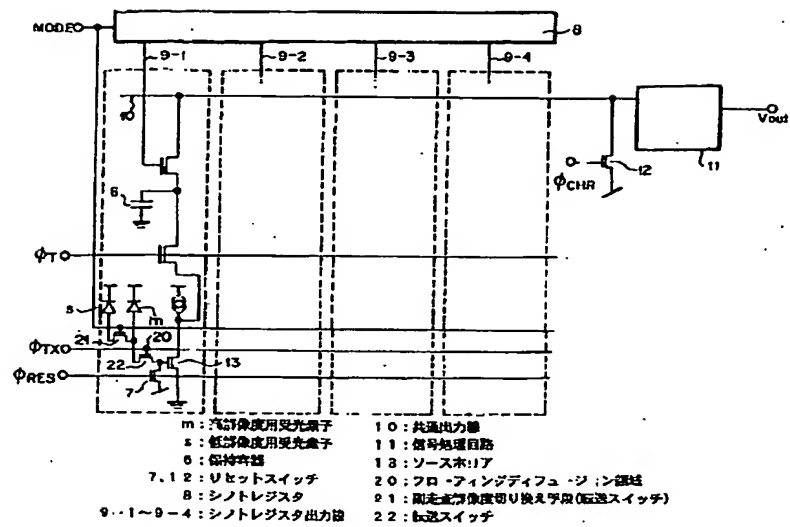
【符号の説明】

- 1 光電変換装置
- 2 副走査解像度切り換え手段
- 2' 低解像度用受光素子電位固定手段
- 3 信号処理及び操作手段
- 4 配線
- 5 n⁺領域
- 6 保持容量
- 7 リセットスイッチ
- 8 シフトレジスタ
- 9 シフトレジスタ出力線
- 10 共通出力線
- 11 信号処理回路
- 12 リセットスイッチ
- 13 ソースホロア
- 20 フローディングディフュージョン領域
- 21 副走査解像度切り換え手段
- 20 信号処理回路
- 31 高解像度用ホトトランジスタ
- 31' 低解像度用ホトトランジスタ
- 33、33' 読み出しスイッチ

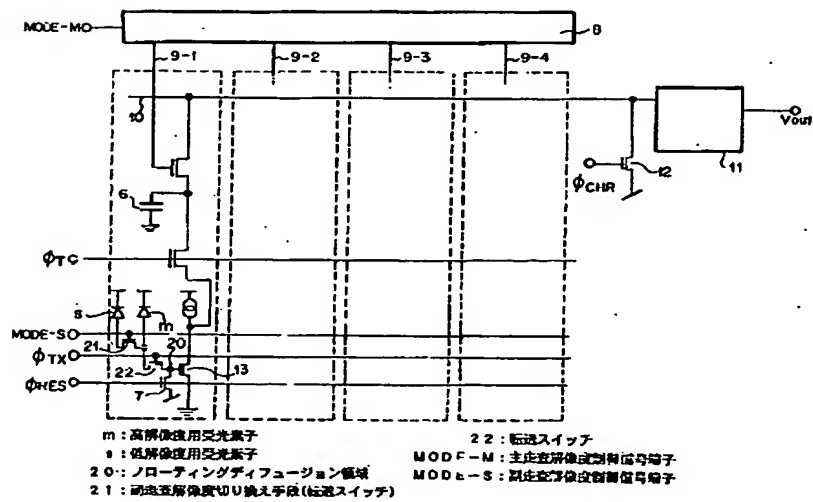
【図1】



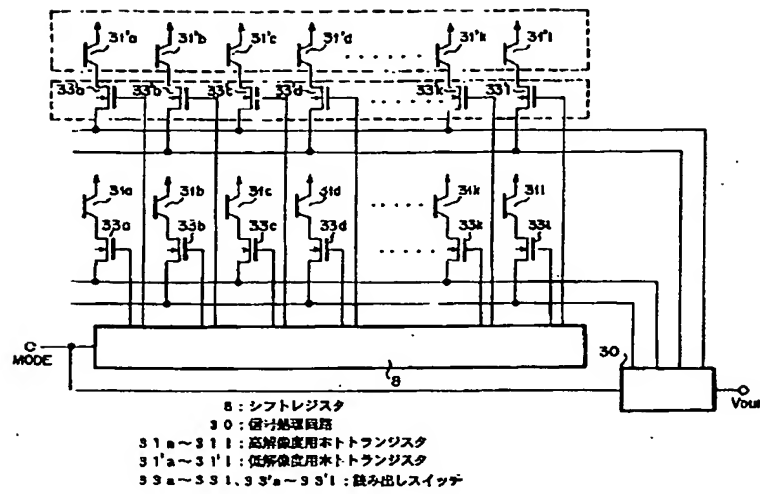
【図6】



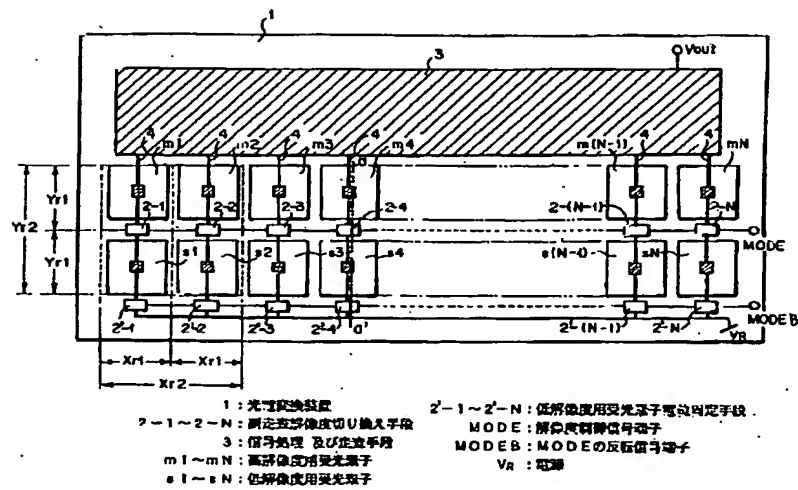
【図7】

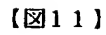


【図8】

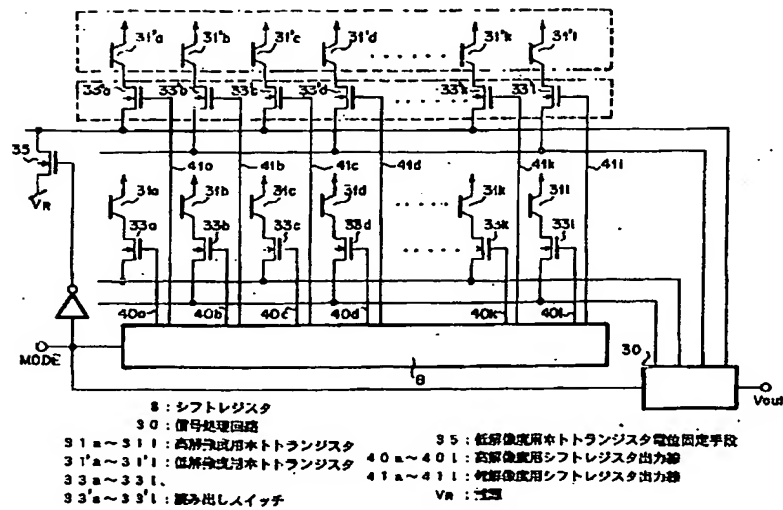
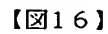


【図9】

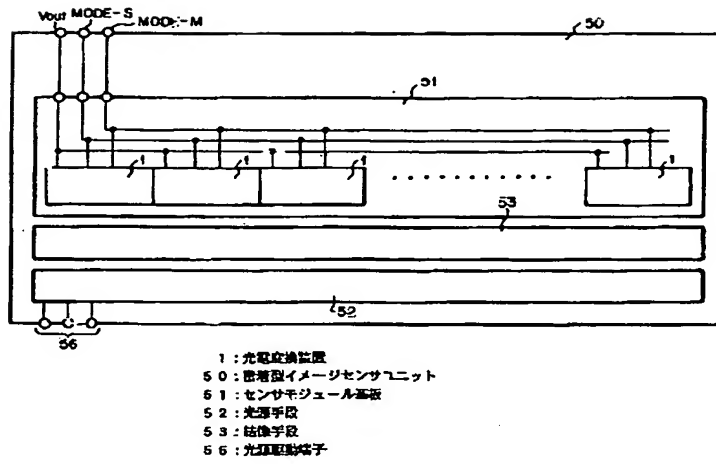




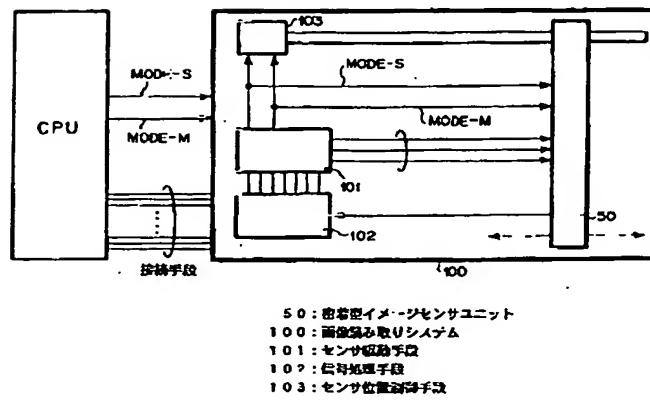
- 【図13】



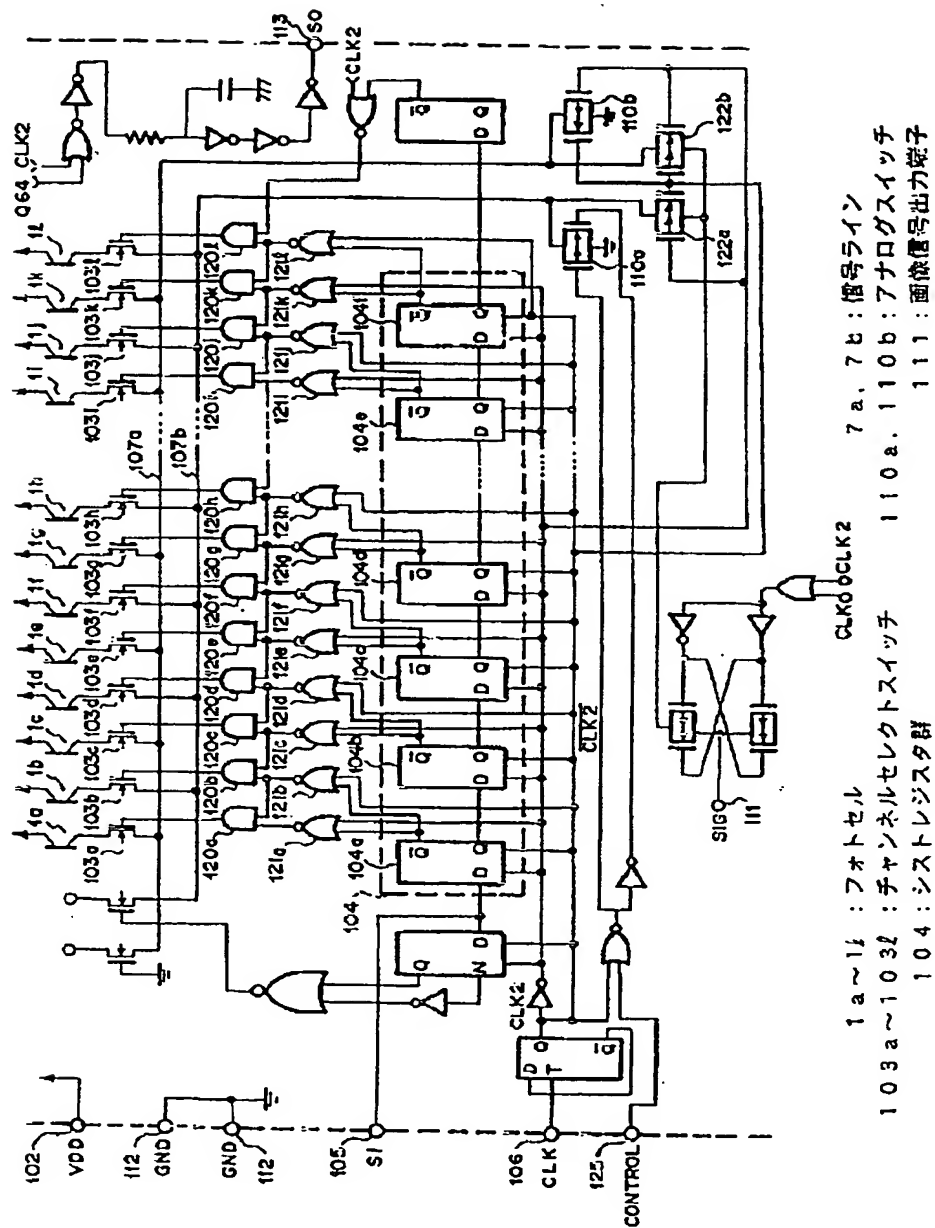
【図17】



【図18】



【図19】



フロントページの続き

Fターム(参考) 4M118 AA10 AB01 AB10 BA14 CA03
CA04 CA09 DD04 DD09 FA08
FA26 FA33
5C024 AA01 AA11 CA11 CA16 FA01
FA02 FA11 GA31 JA04 JA21
JA35
5C072 AA01 BA03 EA06 FA03 FA07
FB19 FB27 TA05
5F049 MA02 NA20 NB03 NB05 RA03
RA08 RA10 UA20